

**Ն.Բ. ԱՎԴԱԼՅԱՆ, Կ.Օ. ՊԵՏՐՈՍՅԱՆ**

**ԻՆՏԵԳՐԱԼ ՍԻՆԵՄԱՆԵՐԻ ՍՊԱՌՄԱՆ ՀՁՈՐՈՒԹՅԱՆ ՆՎԱԶԱՐԿՈՒՄԸ  
ՀԱՐԹԱԿԻ ԷՖԵԿՏԻ ԿԻՐԱՌՄԱՄԲ**

Դիտարկվել են ինտեգրալ սինեմաների սպառման հզորության նվազարկման տարբեր սինեմատեխնիկական լուծումներ: Առաջարկվել է սինեմատեխնիկական լուծման տարբերակ՝ հիմնված հարթակի էֆեկտի կիրառման վրա: Կատարվել են առաջարկված մոտեցմամբ ՈՁ, ԵՎ-ՈՁ և ԿԱՄ-ՈՁ սինեմաների մոդելավորում և համեմատական վերլուծություն:

**Առանցքային բառեր.** սինեմա, հզորություն, հարթակի էֆեկտ, մոդելավորում:

**Ներածություն:** Անցյալ դարի 70-ական թվականներից սկսած ինտեգրալ սինեմաներում (ԻՍ) փականի երկարության 10 մկմ-ից մինչև 0,06 մկմ փոքրացումը ապահովվել է մետաղ-օքսիդ կիսահաղորդչի (ՄՕԿ) կառուցվածքի պարզ մաշտաբավորմամբ: Սակայն սկսած 130 նմ նախագծային նորմերից՝ ավանդական կառուցվածքի դեպքում սկսվում են ֆիզիկական սահմանափակումները, այսինքն՝ ներկայիս տրանզիստորը պետք է ունենա այլ կառուցվածք (աղ.1): Վերջին 30 տարում ՄՕԿ տրանզիստորի փականի երկարությունը փոքրացել է 200-ից ավելի անգամ (10 մկմ-ից մինչև 20 նմ):

Աղյուսակ 1

Տրանզիստորի չափային սահմանափակումները

Բնութագիրը	Սահմանը	Սահմանափակման պատճառը
Օքսիդի հաստությունը	2,3 նմ	Թունելավորումը օքսիդով
p-n անցման խորությունը	30 նմ	Ակունքի և արտաբերի տիրույթների դիմադրությունը
Հոսքուղու լեզիրումը	$V_t = 0,25 \text{ վ}_*$	Ենթաշեմային հոսանք
Հոսքուղու երկարությունը	60 նմ	Ենթաշեմային հոսանք
Փականի երկարությունը	100 նմ	Ենթաշեմային հոսանք

\*  $V_t$  – շեմային լարում

**Խնդրի դրվածքը և մեթոդիկայի հիմնավորումը:** Ինտեգրման աստիճանի աճը պայմանավորված է ինտեգրալ սինեմաների (ԻՍ) ստեղծման նախագծման նորմերի փոքրացմամբ: ԻՍ-ում տրանզիստորների թվի աճը հանգեցնում է սպառման հզորության մեծացման՝ դարձնելով այդ պարամետրը ամենակրիտիկական պարամետրերից մեկը: Նախագծման նորմերի փոքրացմանը զուգընթաց՝ սպառման հզորության նվազարկումը դառնում է արդիական խնդիր:

**Հետազոտության արդյունքները:** Այսօր մաշտաբավորման հիմնական միտումներից է սպառման հզորության փոքրացումը:

**Սպառման հզորություն և կորստի հոսանքներ:** Գոյություն ունի հզորության երկու բաղադրիչ՝ ստատիկ և դինամիկ: Հզորության դինամիկ բաղադրիչը մաշտաբավորումից ուղակիորեն կախված չէ, այդ իսկ պատճառով կոնստանտ է հզորության ստատիկ բաղադրիչը, որը հիմնականում պայմանավորված է.

- արտաբերից ակունք հոսող ենթաշեմային տիրույթի հոսանքով,
- ենթափականային օքսիդի շերտով թունելային հոսանքով,
- հակառակ շեղված p - n Կանցումների հոսանքներով,
- GIDL (Gate-Induced Drain Leakage) և GISL (Gate-Induced Source Leakage)

էֆեկտներով պայմանավորված հոսանքներով:

Նախագծման նորմերի փոքրացումը հանգեցնում է հզորության ստատիկ և դինամիկ բաղադրիչների հարաբերակցության փոփոխության, երբ ստատիկ բաղադրիչը մեծանում է կորստի հոսանքների աճին զուգընթաց (աղ,2):

*Աղյուսակ 2*

*Հզորության սպառիկ և դինամիկ բաղադրիչների հարաբերակցությունը*

Տեխնոլոգիա	Դինամիկ հզորություն	Ստատիկ հզորություն
0,25 մկմ	99	1
0,18 մկմ	90	10
0,13 մկմ	80	20
0,09 մկմ	60	40
0.065 մկմ	50	50
0,045 մկմ	35	65

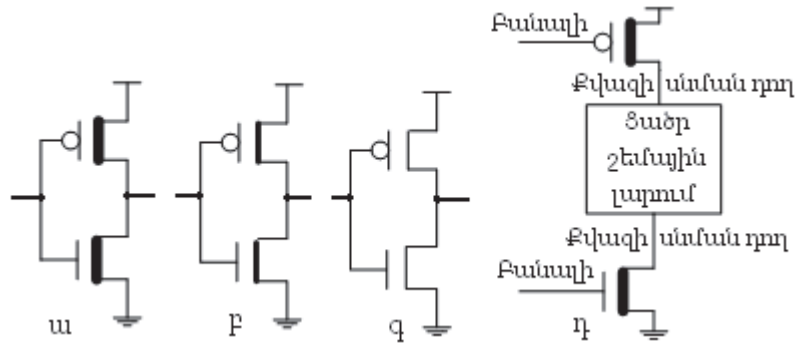
Իդեալական դեպքում ստատիկ ռեժիմում հոսանքները պետք է լրիվ բացակայեն, իսկ սպառման հզորությունը պետք է հավասար լինի զրոյի: Սակայն գործնականում կորստի հոսանքները հանգեցնում են էներգիայի կորուստների: Այս խնդիրը ավելի է բարդանում ԻՍ-երի տարրերի տոպոլոգիական չափերի փոքրացման դեպքում: Կորստի  $I_{leak}$  հոսանքը որոշվում է հետևյալ կերպ.

$$P_{leak} = I_{leak} \cdot V_{dd} :$$

Գոյություն ունեն կորստի  $I_{leak}$  երեք հոսանքներ. արտաբեր/հարթակ հակառակ շեղված p - n անցումներով, տրանզիստորի փակ հոսքուղով հոսանք (ենթափականային կորուստ) և ենթափականային օքսիդով թունելային հոսանք:

**Սխեմատիկական մակարդակում** կարելի է առանձնացնել էներգաարդյունավետ լուծումների մի քանի տարբերակներ՝ տարբեր շեմային լարում-

ներով տրանզիստորների օգտագործումը կամ քվազի սնման դողերի օգտագործումը (նկ.1), որն հանգեցնում է կորստի հոսանքների փոքրացման:



Նկ. 1. ա – բարձր շեմային լարումով, բ – ստանդարտ շեմային լարումով, գ – ցածր շեմային լարումով, դ – քվազի սնման դողով

Առաջարկվում է մեկ այլ մոտեցում կորստի հոսանքները փոքրացնելու համար, օգտագործելով հարթակի էֆեկտը (Body Effect) [1,2]: Ակունքի և հարթակի միջև լարում կիրառելիս նրա ուղիղ շեղման դեպքում կնկատվեն զգալի հոսանքներ, որոնք համապատասխանում են p-n անցման ուղիղ հոսանքին: Դրա համար էլ օգտագործվում է միայն հարթակի լարումը, որը համապատասխանում է ինդուկտիվ և ակունքային p-n անցման հակառակ շեղմանը: Այդ դեպքում տեղի է ունենում իոնացված ակցեպտորների լիցքի մեծացում.

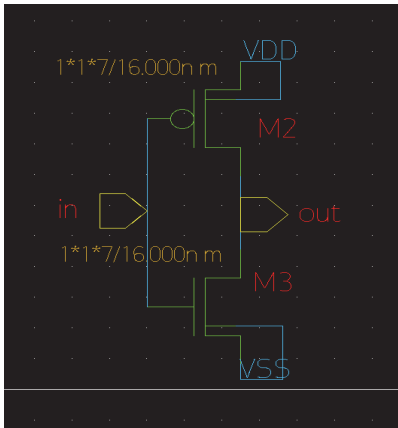
$$Q_B = \sqrt{2q\epsilon_s\epsilon_0 N_A (\psi_{so} + V_{ss})} : \quad (1)$$

Քանի որ փականի  $V_{GS}$  լարումը հաստատուն է, ապա հաստատուն է նաև ՄՕԿ տրանզիստորի փականի վրայի  $Q_m$  լիցքը: Հետևաբար՝ էլեկտրաչեզոքության հավասարումից հետևում է, որ եթե ակցեպտորների  $Q_B$  լիցքը աղքատացված շերտում աճել է, ապա էլեկտրոնների  $Q_n$  լիցքը հոսքուղում պետք է փոքրանա: Այդ տեսակետից հարթակը հանդես է գալիս որպես տրանզիստորի երկրորդ փական, մեծանում է  $V_T$  լարումը, որի փոփոխությունը որոշվում է հետևյալ կերպ.

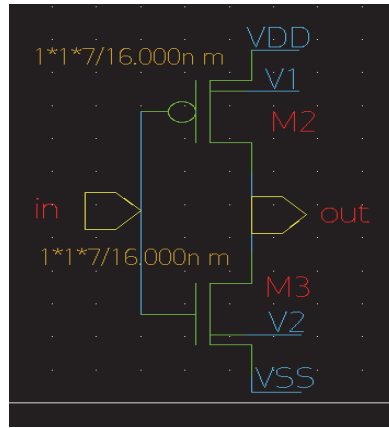
$$\Delta V_T = \frac{\Delta Q_B}{C_{ox}} = \sqrt{\frac{2q\epsilon_s\epsilon_0 N_A}{C_{ox}^2}} \left[ \sqrt{(\psi_{so} + V_{ss})} - \sqrt{\psi_{so}} \right] : \quad (2)$$

ԿՄՕԿ տեխնոլոգիայում n-ՄՕԿ տրանզիստորների հարթակները միանում են ցածր պոտենցիալին, իսկ p-ՄՕԿ տրանզիստորներին՝ բարձր պոտենցիալին: Նկ.2 և 3-ում բերված են շրջիչի ստանդարտ և ոչ ստանդարտ սխեմաները Custom Designer միջավայրում, որտեղ հարթակներ միացված են համապատաս-

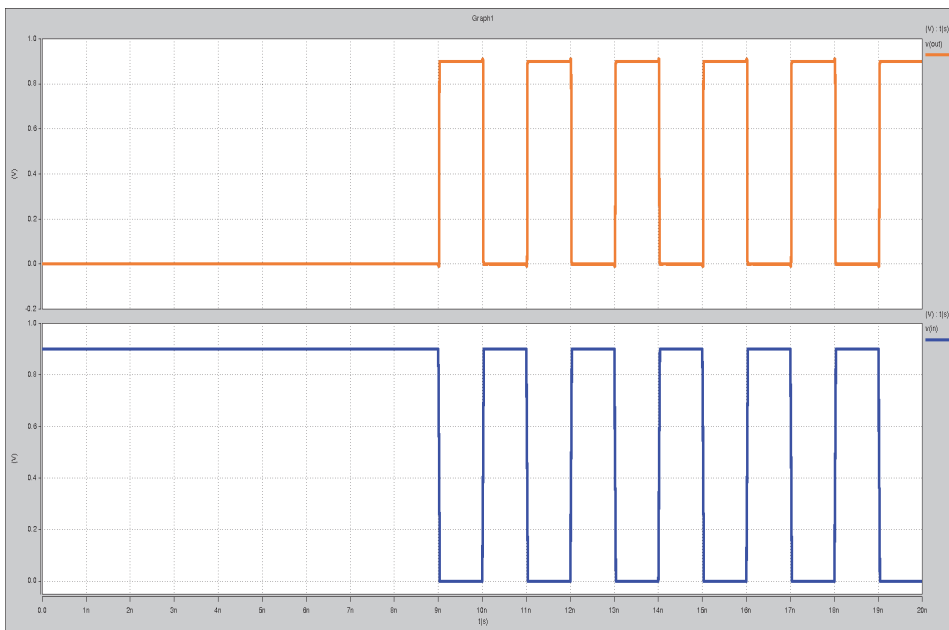
խանաբար V1 և V2 լարման աղբյուրներին: Նկ.4-ում բերված են մուտքային և ելքային ազդանշանների տեսքերը: Նկ.5, 6 և 8,9-ում բերված են ԵՎ-ՈՉ և ԿԱՄ-ՈՉ տարրերի ստանդարտ և ոչ ստանդարտ սխեմաները Custom Designer միջավայրում: Նկ.7 և 10-ում բերված են մուտքային և ելքային ազդանշանների տեսքերը ԵՎ-ՈՉ և ԿԱՄ-ՈՉ տարրերի համար:



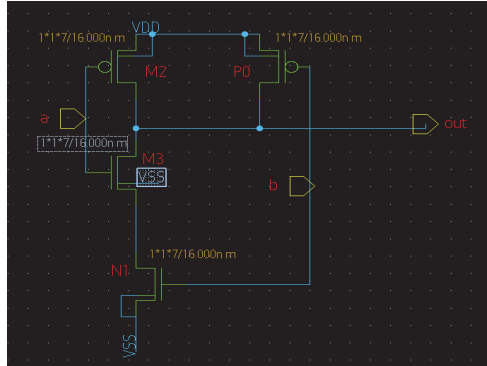
Նկ. 2. Շրջիչի ստանդարտ սխեման



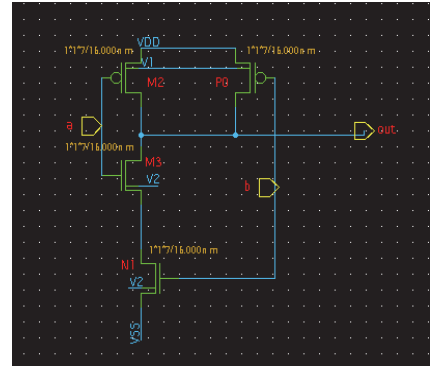
Նկ. 3. Շրջիչի ոչ ստանդարտ սխեման



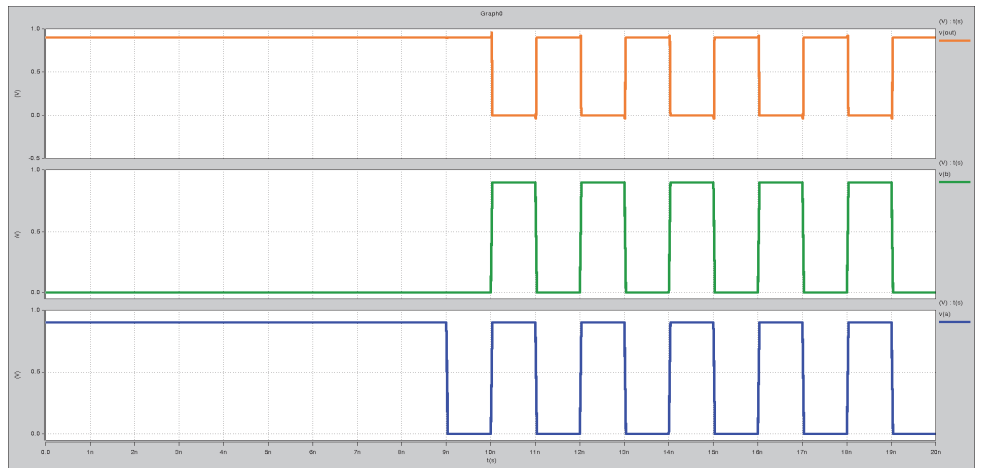
Նկ. 4. Շրջիչի մուտքային և ելքային ազդանշանների տեսքերը



Նկ. 5. ԵՎ-ՈՉ-ի սրանդարդ սխեման

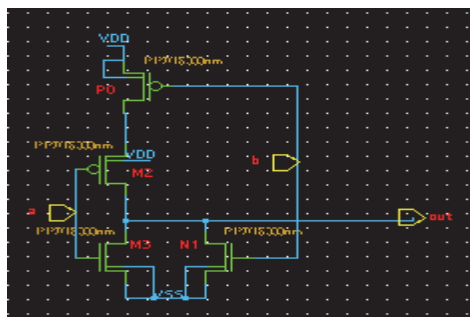


Նկ. 6. ԵՎ-ՈՉ-ի ոչ սրանդարդ սխեման

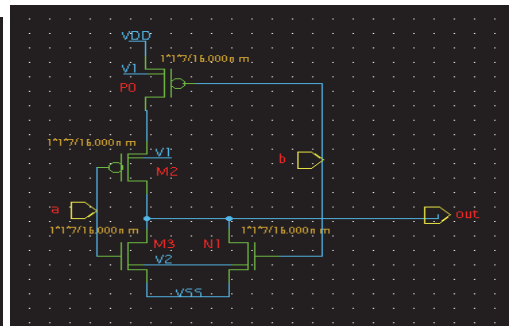


Նկ. 7. ԵՎ-ՈՉ-ի մուտքային և ելքային ազդանշանների փեսքերը

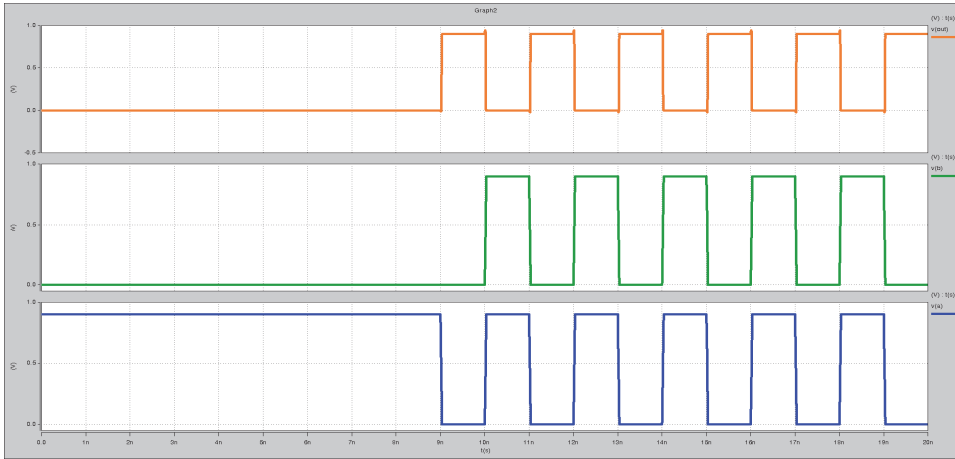
ԿԱՄ-ՈՉ տարրի ստանդարտ և առաջարկվող սխեմաները և մոդելավորման արդյունքները բերված են նկ.9-10-ում:



Նկ. 8. ԿԱՄ-ՈՉ-ի սրանդարդ սխեման



Նկ. 9. ԿԱՄ-ՈՉ-ի ոչ սրանդարդ սխեման



Նկ. 10. ԿԱՄ-ՈՉ-ի մուտքային և ելքային ազդանշանների տեսքերը

Աշատանքում դիտարկվել են գոյություն ունեցող ստանդարտ շրջիչը, ԵՎ-ՈՉ, ԿԱՄ-ՈՉ տրամաբանական տարրերը: Կատարվել է այդ սխեմաների համար հզորության համեմատական վերլուծություն առաջարկված սխեմաների համար, որտեղ օգտագործվել է հարթակի էֆեկտը՝ ստատիկ բաղադրիչը փոքրացնելու համար: Աշխատանքում p-ՄՕԿ տրանզիստորի հարթակին կիրառվել է ամենաբարձր պոտենցիալին գումարած 0-0.6Վ լարում, իսկ n-ՄՕԿ-ի համար ամենացածր պոտենցիալին՝ 0-0.6Վ լարում, որի համար հաշվարկվել են ստատիկ և դինամիկ հոսանքները: Մոդելավորման արդյունքները բերված են աղ.3-ում:

Աղյուսակ 3

Մոդելավորման արդյունքները

Հարթակի պոտենցիալ	ՇՐՋԻՉ	ԵՎ-ՈՉ	ԿԱՄ-ՈՉ
	Ստատիկ հոսանք/Դինամիկ հոսանք		
0 Վ	56.28պԱ/0.299մկԱ	66.13պԱ/0.4002մկԱ	57.73պԱ/0.4063մկԱ
0.1 Վ	55.61պԱ/0.295մկԱ	64.24պԱ/0.4006մկԱ	57.05պԱ/0.4074մկԱ
0.2 Վ	54.98պԱ/0.301մկԱ	62.71պԱ/0.4041մկԱ	56.42պԱ/0.4083մկԱ
0.3 Վ	54.39պԱ/0.300մկԱ	61.41պԱ/0.4002մկԱ	55.82պԱ/0.4088մկԱ
0.4 Վ	53.82պԱ/0.302մկԱ	60.28պԱ/0.4023մկԱ	55.25պԱ/0.4137մկԱ
0.5 Վ	53.28պԱ/0.300մկԱ	59.30պԱ/0.3962մկԱ	54.71պԱ/0.4167մկԱ
0.6 Վ	52.77պԱ/0.309մկԱ	58.44պԱ/0.3950մկԱ	54.18պԱ/0.4207մկԱ

**Եզրակացություն:** Ցույց է տրված, որ հարթակի պոտենցիալը բարձրացնելով՝ փոքրանում է հոսանքի ստատիկ բաղադրիչը, և մեծանում է դինամիկ բաղադրիչը:

## ԳՐԱԿԱՆՈՒԹՅԱՆ ՑԱՆԿ

1. **Piguet C.** Low-Power Electronics Design. - CRC Press, 2004. - 912 p.
2. **Macii E.** Ultra Low-Power Electronics and Design. - New York: Springer, 2004. – 280p.

**Н.Б. АВДАЛЯН, К.О. ПЕТРОСЯН**

### **УМЕНЬШЕНИЕ ПОТРЕБЛЯЕМОЙ МОЩНОСТИ ИНТЕГРАЛЬНЫХ СХЕМ С ПРИМЕНЕНИЕМ ЭФФЕКТА ПОДЛОЖКИ**

Рассмотрены различные схемотехнические решения уменьшения потребляемой мощности интегральных схем. Предложен вариант схемотехнического решения на основе применения эффекта подложки. По предложенному подходу проведены моделирование и сравнительный анализ схем НЕ, И-НЕ и ИЛИ-НЕ.

*Ключевые слова:* схема, мощность, эффект подложки, моделирование.

**N.B. AVDALYAN, K.O. PETROSYAN**

### **DECREASING THE POWER CONSUMPTION OF INTEGRATED CIRCUITS BASED ON THE EFFECT OF SUBSTRATES**

Different circuit solutions for reducing the IC power consumption are considered. A variant of circuit solution based on the use of the substrate effect is proposed. According to the proposed approach, modeling and comparative analysis of circuits NOT, NAND and NOR are carried out.

*Keywords:* circuit, power, substrate effect simulation.

ՀՏԴ 621. 3.049

**Ա.Մ. ԶԱԴՈՅԱՆ, Թ.Ժ. ՇԻՐՎԱՆՅԱՆ ՆԱՄԱԳԱՐԴԻ, Ն.Ս. ԿԱՐԱՊԵՏՅԱՆ**

### **ԲԱԶՄԱԷԼԵԿՏՐՈՂ ԶՈՆԻ ԴԱՏՐԱՍՏՄԱՆ ՏԵԽՆՈԼՈԳԻԱՅԻՆ ՖՈՏՈԼԻՏՈԳՐԱՖԻԱՅԻ ԳՈՐԾԸՆԹԱՑԻ ԹՈՒՅԼԱՏՐՈՂ ՈՒՆԱԿՈՒԹՅԱՆ ՀԵՏԱԶՈՏՈՒՄԸ**

Կենսապոտենցիալների արտաբերման բազմաէլեկտրոդ սիլիցիումային զոնդի պատրաստման տեխնոլոգիական հաջորդականությունը մշակելիս էլեկտրոդների չափերի նվազարկման նպատակով հետազոտվել է ֆոտոլիտոգրաֆիայի գործընթացի թույլատրող ունակությունը՝ կախված ֆոտոռեզարլոնի և ֆոտոռեզիստի միջև եղած միջակայքի բեկման ցուցիչից, ինչպես նաև սպեկտրային անկյան սինուսի տարբեր արժեքներից:

*Առանցքային բաներ.* բազմաէլեկտրոդ սիլիցիումային զոնդ, ֆոտոլիտոգրաֆիայի թույլատրող ունակություն, բեկման ցուցիչ:

**Ներածություն:** Կենսաբժշկական հետազոտությունների ընթացքում կենդանի օրգանիզմների պոտենցիալները, հոսանքները չափելու և գրանցելու համար մարմնի և էլեկտրոնային չափիչ սարքավորման միջև անհրաժեշտ է կապի,