

Հ.Գ. ԿԱՍԱՐՋՅԱՆ

ԱՆԱԼՈԳԱՅԻՆ ԻՆՏԵԳՐԱԼ ՍԽԵՄԱՆԵՐԻ ՖԻԶԻԿԱԿԱՆ ՆԱԽԱԳԾՄԱՆ ԺԱՄԱՆԱԿ ՄՕԿ ՏՐԱՆԶԻՍՏՈՐՆԵՐԻ ՀԱՄԱՊԱՏԱՍԽԱՆԵՑՄԱՆ ՄԵԹՈԴՆԵՐԸ ԵՎ ԴՐԱ ԱՆՀՐԱԺԵՇՏՈՒԹՅՈՒՆԸ

Ուսումնասիրվել են ՄՕԿ տրանզիստորների համապատասխանեցման մեթոդները, ինտեգրալ սխեմաների ելքային տվյալների վրա դրանց ունեցած ազդեցությունը և համապատասխանեցման կիրառման անհրաժեշտությունը ինտեգրալ սխեմաների նախագծման ժամանակ:

Առանցքային բառեր. ՄՕԿ տրանզիստորների համապատասխանեցում, փականի օքսիդի հաստություն, բարակօքսիդ տրանզիստոր:

Անալոգային սխեմաներում կատարվում են ՄՕԿ տրանզիստորների համապատասխանեցումներ: Որոշ սխեմաներում, ինչպիսիք են դիֆերենցիալ զույգերը, կատարվում է փական-ակունք լարումների համապատասխանեցում, մինչդեռ այլ սխեմաներում, ինչպիսին են հոսանքի հայելիները, համապատասխանեցումը կատարվում է արտաքերի հոսանքների հիման վրա:

ՄՕԿ տրանզիստորների չափը, ձևը և ուղղությունը ազդում են համապատասխանեցման վրա: Մեծ տրանզիստորներն ավելի ճշգրիտ են համապատասխանեցվում, քանի որ փականի մակերեսի մեծությունն օգնում է նվազեցնել տեղային շեղումների ազդեցությունը: Երկար կանալով տրանզիստորներն ավելի ճշգրիտ են համապատասխանեցվում, քան կարճ կանալով տրանզիստորները, քանի որ փոքրանում են գծի լայնության փոփոխության և կանալի մոդուլյացիայի ազդեցությունները: Միևնույն ուղղությամբ ուղղված տրանզիստորներն ավելի հեշտ են համապատասխանեցվում՝ միաբյուրեղ սիլիցիումի անիզոտրոպիկ հատկությունների պատճառով:

Փորձերը ցույց են տվել, որ շեմային լարման անհամապատասխանությունը հակադարձ համեմատական է փականի ակտիվ մակերեսի քառակուսի արմատին, այն կարելի է ներկայացնել հետևյալ կերպ [1].

$$S_{V_2} = \frac{C_{V_2}}{\sqrt{W_{L\phi} L_{L\phi}}}, \quad (1)$$

որտեղ S_{V_2} -ը շեմային լարման անհամապատասխանության ստանդարտ շեղումն է, իսկ C_{V_2} -ը հաստատուն է, այն հաշվվում է փորձնական ճանապարհով՝ դիֆերենցիալ զույգերի միջև պատահական անհամապատասխանությունների չափման միջոցով:

Միջհաղորդականության փոքր պատահական փոփոխություններ առաջանում են նույնիսկ լավ համապատասխանեցված տրանզիստորների միջև, դրա կախվածությունը փականի մակերեսից ցույց կտանք $\frac{S_k}{k}$ նորմալացված արժեքի միջոցով [2].

$$\frac{S_k}{k} = \frac{C_k}{\sqrt{W_{\text{էֆ}} L_{\text{էֆ}}}}, \quad (2)$$

որտեղ C_k -ն հաստատուն է: Միջհաղորդականության փոքր փոփոխության պատճառների մեջ անհրաժեշտ է ներառել նաև զծի լայնության փոփոխությունը, փականի օքսիդի անհարթությունը և շարժունակության ստատիկ փոփոխությունը:

Բարակօքսիդ տրանզիստորներն ավելի լավ են համապատասխանեցվում, քան հաստօքսիդայինները: Հետազոտությունները ցույց են տվել, որ C_{V_2} հաստատունը կախված է օքսիդի $t_{\text{օքսիդ}}$ հաստությունից և հարթակի լեգիրացման N_h աստիճանից [2].

$$C_{V_2} = at_{\text{օքսիդ}}\sqrt{N_h}: \quad (3)$$

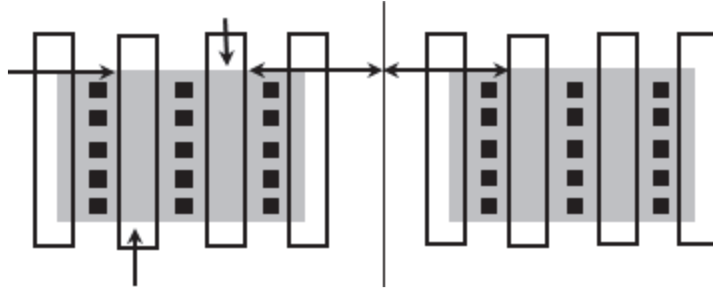
Այստեղ a -ն համեմատականության գործակից է: Չնայած անհամապատասխանությունը հարթակի բարձր լեգիրացման դեպքում մեծ է, հավասարման մեջ փականի օքսիդի հաստությունը դոմինանտ է մնում: Բարակօքսիդայինները ցուցաբերում են մեծ միջհաղորդականություն, որը փոքրացնում է շեմային արդյունավետ լարումները: Սա անուղղակիորեն լավացնում է ՄՕԿ տրանզիստորների միջև լարման համապատասխանեցումը: Այսպիսով՝ հիմնականում նախապատվությունը տրվում է բարակօքսիդ տրանզիստորներին՝ չնայած հաստօքսիդ տրանզիստորներն ունեն աշխատանքային լարման ավելի մեծ գործակիցներ: Որոշ դեպքերում նախապատվությունը տրվում է սխեմայի պարզությանը՝ օգտագործելով հաստօքսիդ տրանզիստորներ:

Մինչ այս քննարկված շեղումները պայմանավորված էին միայն համապատասխանեցման մեջ դրված տրանզիստորների երկրաչափությամբ: Այլ տեսակի անհամապատասխանություններ կարող են պայմանավորված լինել համապատասխանեցված տրանզիստորների կողքին դրված այլ սարքերով: Օրինակ՝ փականի էլեկտրոդների կողքին կիսահաղորդչային տիրույթները կարող են առաջ բերել փոքր փոփոխություններ՝ պայմանավորված խաճատման մակարդակի տարբերությամբ: Այդ տարբերություններն էլ պատճառ են հանդիսանում տրանզիստորների արդյունավետ լայնության և երկարության փոփոխության: Նույն ձևով կանալի հարևանությամբ գտնվող այլ տեսակի դիֆուզիաներն էլ կարող են ազդել հարթակի լեգիրացման աստիճանի վրա, ինչի արդյունքում կփոխվեն շեմային լարումը և միջհաղորդականությունը [3]:

Խոր դիֆուզիաները կարող են ազդել հարևան՝ համապատասխանության մեջ դրված, տրանզիստորների վրա: Դրանց շարունակությունները կարող են ազդել միացումների սահմաններից դուրս՝ փոփոխելով հարևան տրանզիստորների միջհաղորդականություններն ու շեմային լարումները: Որակավորվելով որպես խոր

դիֆուզիա՝ N-գրպանիկները չպետք է տեղադրվեն համապատասխանության մեջ դրված տրանզիստորների հարևանությամբ [4]:

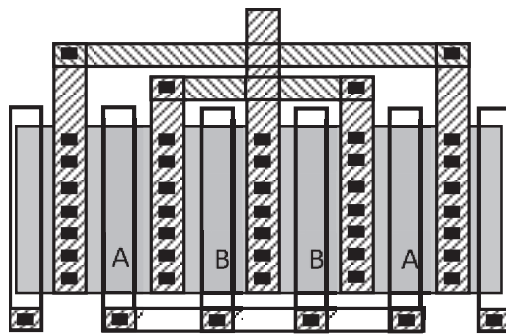
Նկ. 1. -ում ցույց է տրված, որ P տիպի ՄՕԿ տրանզիստորների փականները պետք է բավականաչափ հեռու լինեն N-գրպանիկից, որպեսզի բացառվեն կողային դիֆուզիայի բացասական ազդեցությունները:



Նկ. 1. ՄՕԿ տրանզիստորների փականները բավականաչափ հեռու են N-գրպանիկից

NMOS տրանզիստորներն ավելի ճշգրիտ են համապատասխանեցվում, քան PMOS տրանզիստորները: Հետազոտություններ ցույց են տվել, որ շեմային լարման անհամապատասխանության տեսանկյունից նույնպես PMOS տրանզիստորները ցուցաբերում են ավելի մեծ անհամապատասխանություն, սակայն տարբերությունն այնքան մեծ չէ, որքան միջհաղորդականության դեպքում [5,6]:

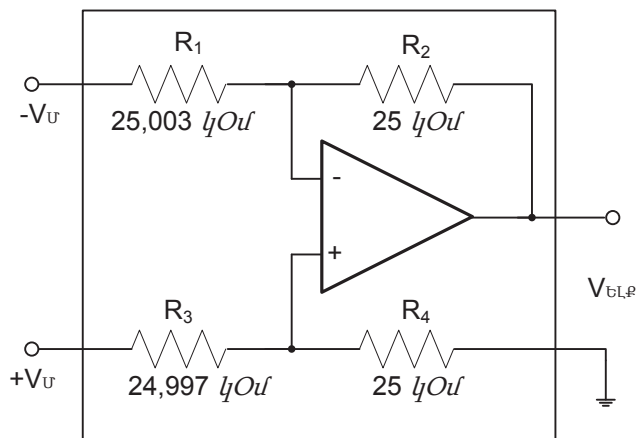
ՄՕԿ տրանզիստորի փականի ակտիվ մակերեսը հիմնականում ձգված ուղղանկյան տեսք ունի: Ինչպես ռեզիստորները, սրանք ևս բաժանվում են սեգմենտների (finger), որպեսզի կառուցվածքն ավելի կոմպակտ լինի: Ամենապարզ կառուցվածքներում այդ մատները դասավորվում են իրար զուգահեռ, և, եթե համակարգը սեղմված է, ապա տարրերի կենտրոնները կհամընկնեն (նկ. 2.):



Նկ. 2. Համապատասխանեցում և կեղծ փարրերի կիրառություն

Աջ մասում գտնվող A սեգմենտի արտաբերը գտնվում է աջ մասում (նկ. 2.), իսկ ձախ մասում գտնվողինը՝ ձախ մասում, ինչպես նաև աջ մասում գտնվող B սեգմենտի աղբյուրը գտնվում է իրենից դեպի աջ, իսկ ձախ մասինը՝ ձախ: Այս ամենը նշանակում է, որ նկարում պատկերված կառուցվածքը կայուն է նաև կողմնորոշման հետ կապված խնդիրների տեսանկյունից:

Շղթայի տարրերի համապատասխանեցման անհրաժեշտությունը գնահատելու համար դիտարկվել է հետևյալ սխեման (նկ.3.):



Նկ. 3. Շղթայի տարրերի համապատասխանեցում

Ենթադրվում է, որ ունենք իդեալական օպերացիոն ուժեղարար, և դիտարկվել են շղթայի ելքային պարամետրերը, երբ անհամապատասխանեցման հետևանքով R_1 և R_2 դիմադրությունները շեղված են նոմինալից:

Ուժեղարարի ելքային լարումը որոշվում է հետևյալ բանաձևով [7].

$$V_{\text{բլբ}} = \frac{(R_1 + R_2)R_4}{(R_3 + R_4)R_1} V_U - \frac{R_2}{R_1} V_U \quad (4)$$

Մուտքային 10Վ լարման դեպքում ուժեղարարի ելքային լարման կախվածությունը R_1 և R_3 դիմադրությունների նոմինալից ունեցած շեղումից բերված է աղյուսակում.

Աղյուսակ

Դիմադրությունների շեղում նոմինալից	1%	0.1%	0.012%
Սխալանք, մՎ	99	9.9	1.2

Դիտարկվել են հետևյալ դեպքերը, երբ դիմադրություններն ունեն 1%, 0.1%, 0.012% շեղում:

Ստացված արդյունքներից պարզ է դառնում, որ նույնիսկ 0.1% դիմադրությունների շեղման դեպքում ունենում ենք 9.9 մՎ լարման սխալանք: Այս տիրույթի սխալանքը անթույլատրելի է սարքավորումների մեծ մասի համար: Հետևաբար՝ դիմադրությունների համապատասխանեցումը ԻՍ ֆիզիկական նախագծման կարևորագույն փուլերից մեկն է:

ԳՐԱԿԱՆՈՒԹՅԱՆ ՑԱՆԿ

1. **Hastings.** The Art of Analog Layout. Second Edition.- Publisher Prentice Hall, 2005.
2. **Jacob R., Baker, Harry W. Li and Boys David E.** CMOS Circuit Design, Layout, and Simulation/ The institute of Electrical and Electronics Engineers, Inc.-New York, 2005.
3. **Razavi.** Design of Analog CMOS Integrated Circuits, Tata McGraw- Hill ed.-Tata McGraw-Hill, 2002.
4. **Graeb Helmut E.** Analog Layout Synthesis, A Survey of Topological Approaches.- Springer, 2010.
5. **Wai-Kai Chen.** Analog and VLSI Circuits. Third Edition.- CRC Press, 2009.
6. **Gray Paul R., Hurst Paul J., Lewis Stephen H., Meyer Robert G.** Analysis and Design of Analog Integrated Circuits. 5 edition.- Wiley, 2009.
7. **Волович Г.И.** Схемотехника аналоговых и аналого-цифровых устройств. –М.: Издательский дом “Додека-XXI”, 2005. – 528 с.

Օ.Դ. ԿԱՏԱՐԺՅԱՆ

МЕТОДЫ СОГЛАСОВАНИЯ МОП ТРАНЗИСТОРОВ ПРИ ФИЗИЧЕСКОМ ПРОЕКТИРОВАНИИ АНАЛОГОВЫХ ИНТЕГРАЛЬНЫХ СХЕМ И ИХ НЕОБХОДИМОСТЬ

Изучены методы согласования МОП транзисторов, влияние несогласованности на конечные результаты интегральных схем и необходимость применения согласования при физическом проектировании аналоговых схем.

Ключевые слова: согласование МОП транзисторов, толщина оксидного слоя затвора, тонкопленочный транзистор.

H.G. KASARJYAN

THE MATCHING METHODS OF MOS TRANSISTORS AT DESIGNING ANALOG INTEGRATED CIRCUITS

The methods of MOS transistor matching, the influence of unconformity on the output results of Integrated circuits, and the need to apply MOS matching at designing analog circuits are studied.

Keywords: MOS transistor matching, oxide layer thickness, thin-film transistor.