

ՀՏԴ 621.396

Հ.Գ. ԱՐԶՈՒՄԱՆՅԱՆ, Օ.Ժ. ՍԵՎՈՅԱՆ, Հ.Ա. ԳՈՄՑՅԱՆ

**ՏՎՅԱԼՆԵՐԻ ՊԱՀՊԱՆՄԱՆ ՀԱՄԱԿԱՐԳԵՐՈՒՄ ԱՆԱԼՈԳԱՅԻՆ ԵՎ ԹՎԱՅԻՆ
ՏՎԻՉՆԵՐԻ ԱԶԴԱՆՇԱՆՆԵՐԻ ՄՇԱԿՄԱՆ ԵՂԱՆԱԿ**

Առաջարկվում է տվյալների պահպանման համակարգերում մեծ քանակությամբ անալոգային և թվային տվիչներից ստացված ազդանշանների մշակման նոր եղանակ՝ ծրագրավորվող ինտեգրալ տրամաբանական սխեմայի (FPGA) և մեծ քանակությամբ անալոգային և թվային ազդանշանների ընդունման մուտքերով միկրոսխեմայի օգտագործմամբ: Առաջարկված եղանակը թույլ է տալիս պարզեցնել նախագծված համակարգի սխեման, նվազեցնել համակարգի գինը և մեծացնել տվյալների մշակման արագագործությունը:

Առանցքային բառեր. ծրագրավորվող ինտեգրալ տրամաբանական սխեմա, անալոգային տվիչ, թվային տվիչ, արագագործություն, տվիչների ընդունման սարք:

Ներածություն: Ներկայումս տվյալների պահպանման համակարգերում մեծ նշանակություն ունեն տվյալների գերարագ և ճշգրիտ մշակումն ու գրանցումը հիշողության սարքերում: Այսպիսի համակարգերում տվյալների մշակման և գրանցման համար որպես հիմնական կենտրոնական մշակիչներ (CPU) մեծամասնորեն օգտագործվում են ARM պրոցեսորները:

Մեծ քանակությամբ տվիչներից ազդանշանների ընդունման համակարգերում հիմնականում նախագծվում են սխեմաներ, որոնք պարունակում են մեկից ավելի միկրոսխեմաներ՝ ազդանշանների ընդունման և մշակման համար: Սակայն այս դեպքում բարդանում են տվիչների ընդունման սարքավորումների համար նախագծված սխեման, տվյալների սինքրոն մշակումն ու գրանցումը հիշողության սարքերում, ինչպես նաև աճում է համակարգի գինը [1]: Օրինակ, նավթագազային արդյունաբերության ոլորտում կիրառություն ունի БИМГ-3 համակարգը, որտեղ 70 տվիչներից ստացված ազդանշաններն ընդունվում են 10 և ավելի PLC-ների (Programmable Logic Controller) միջոցով, իսկ նմանատիպ PASCO-850 համակարգում՝ 5 և ավելի ընդունիչ սարքավորումների միջոցով [2-3]: Այդպիսի համակարգերից է նաև ավտոմատացված եղանակային կայաններում (AWS - Automatic Weather Station) աշխատող արբանյակային հաղորդչով տվյալների պահպանման սարքը, որում անալոգային և թվային տվիչներից ազդանշանների ընդունման համար օգտագործվում են 6 միկրոսխեմաներ, իսկ տվյալների մշակումն իրականացվում է ARM պրոցեսորի միջոցով [4]:

Խնդրի դրվածքը: Խնդրի հիմնական նպատակն է նախագծել և իրականացնել 24 անալոգային և 8 թվային տվիչներից ընդունվող տվյալների պահպանման համակարգ, երբ տվյալների ընդունման համար կօգտագործվի մեկ միկրոսխեմա, իսկ տվյալների ամբողջական մշակումը կիրականացվի FPGA-ի միջոցով:

Այսպիսի համակարգի իրականացումը տվիչների տվյալների պահպանման համակարգերում կբարելավի հետևյալ պայմանները:

1. Համակարգի արագագործությունը.

Տվյալների ամբողջական մշակումը FPGA-ում 10-ից ավելի անգամ կմեծացնի համակարգի արագագործությունն ու տվյալների սինքրոն գրանցումը հիշողության սարքերում: Կիրառելով SPARTAN-6-LX9 FPGA-ը և նախագծելով համարժեք սխեմա վերջինիս ծրագրավորման և աշխատանքի համար, կմեծացվեն ամբողջ համակարգի արագագործությունը, տվյալների սինքրոն մշակումն ու գրանցումը, ինչպես նաև՝ կնվազի համակարգի գինը:

2. Պարզեցված սխեմա.

24 անալոգային տվիչներից ազդանշանների ընդունման համար ընտրվել է MAX11100 միկրոսխեման (այն աշխատում է ADG732 փոխանջատիչի միջոցով), որը միաժամանակ ընդունելով բոլոր տվիչների արժեքները, SPI ուղիով փոխանցում է FPGA՝ մշակման համար: 8 թվային տվիչների արժեքներն ընդունում է FPGA-ը, և ընդունված ու մշակված բոլոր տվյալները գրանցվում են IS62WV51216 հիշողության սարքում՝ դարձյալ SPI ուղու միջոցով:

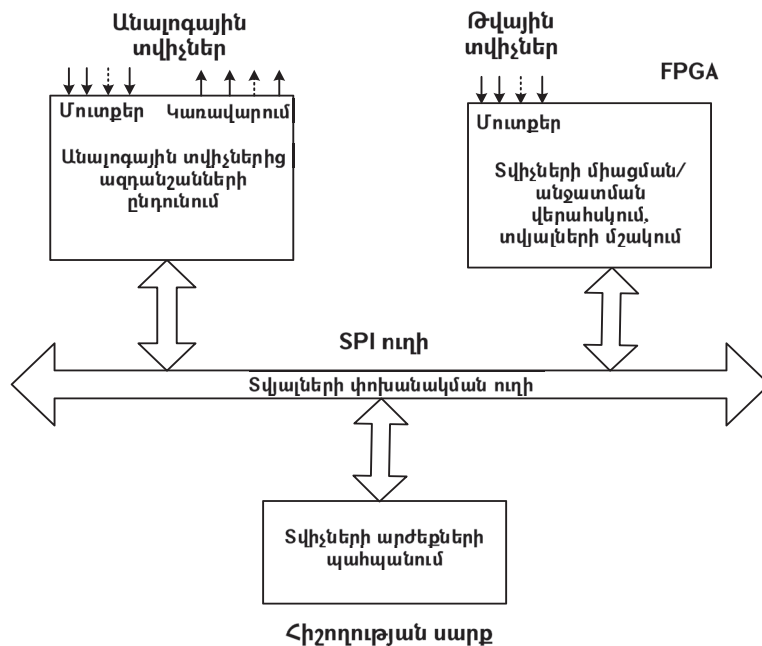
Այսպիսով, տվիչներից ստացված տվյալների մշակումը FPGA-ում և նոր սխեմայի նախագծումը, ազդանշանների ընդունման համար, հնարավորություն կտան համակարգում մեծացնել տվյալների մշակման արագագործությունը և դրանց գրանցումը հիշողության սարքերում՝ գերճշգրիտ ժամանակում: Արդյունքում՝ ստացված համակարգը կունենա պարզեցված սխեմա, և այդպիսով կնվազեցվի տվյալների պահպանման սարքի գնային արժեքը:

FPGA-ի վերածրագրավորման խնդրի լուծման համար օգտագործվել է LabVIEW ծրագրավորման միջավայրը, ինչը հնարավորություն է տալիս ծրագրավորել 6-րդ դասի Spartan և Virtex սերիաների գրեթե բոլոր FPGA-ները: Կիրառելով առաջարկվող ծրագրավորման հնարավորությունը, կարելի է տվիչներից ստացված ազդանշանները մշակել FPGA-ում՝ ծրագրապես որոշվող ալգորիթմներով [5]:

Աշխատանքի սկզբունքը: Նկ. 1-ի բլոկ-սխեմայում պատկերված է առաջարկվող եղանակով տվիչների տվյալների պահպանման սարքի աշխատանքի սկզբունքը:

Ինչպես երևում է նկ. 1-ից, SPI ուղին նախատեսված է բոլոր սարքավորումների միջև տվյալների փոխանակման համար: «Տվիչներ» բլոկը ներառում է MAX11100 և ADG732 միկրոսխեմաները, որն անալոգային տվիչներից ընդունում է ազդանշան-

ներ և փոխանցում FPGA-ին: FPGA-ը, ընդունելով նաև թվային տվիչների արժեքները, մշակում և SPI ուղու միջոցով գրանցում է դրանք հիշողության սարքում: Ինչպես վերոնշյալ ARM պրոցեսորով աշխատող տվյալների պահպանման սարքում, այնպես էլ այստեղ տվիչներից ազդանշանների ընդունման միկրոսխեման աշխատում է որոշակի միջակայքերով, այդպիսով հասցնելով համակարգի հզորության ծախսը նվազագույնի (աշխատանքի միջակայքը որոշվում է ծրագրապես և ղեկավարվում է FPGA-ի միջոցով):



Նկ. 1. Տվիչների արժեքների մշակման և գրանցման սկզբունքը

Այսպիսով, տվիչների ազդանշանների ընդունման համար ընտրված միկրոսխեման (MAX11100) հնարավոր է կարգավորել FPGA-ի միջոցով, ինչն էլ կընդունի տվյալներն ու կփոխանցի FPGA՝ մշակման և հիշողության սարքում գրանցման համար: Ամփոփելով առաջարկված եղանակը, կարելի է եզրակացնել, որ վերոնշյալ սկզբունքով նախագծված և իրականացված տվյալների պահպանման համակարգը կունենա պարզեցված սխեմա, կմեծանա տվյալների մշակման և գրանցման արագագործությունը, և միաժամանակ կնվազի գնային արժեքը:

Փորձնական չափումներ: Առաջարկված եղանակի արդյունավետությունը ստուգելու համար նախագծվել և իրականացվել է 24 անալոգային և 8 թվային տվիչներից ընդունող տվյալների պահպանման համակարգ՝ օգտագործելով SPARTAN-6-LX9 և MAX11100 միկրոսխեմաները:

Իրականացված համակարգը համեմատվել է БИИГ-3, PASCO-850 և ARM պրոցեսորի հիման վրա աշխատող տվյալների պահպանման համակարգերի հետ: Ստորև ներկայացված աղյուսակում բերված է փորձնական չափումների արդյունքում ստացված արժեքների համեմատությունը նմանատիպ այլ համակարգերի արժեքների հետ:

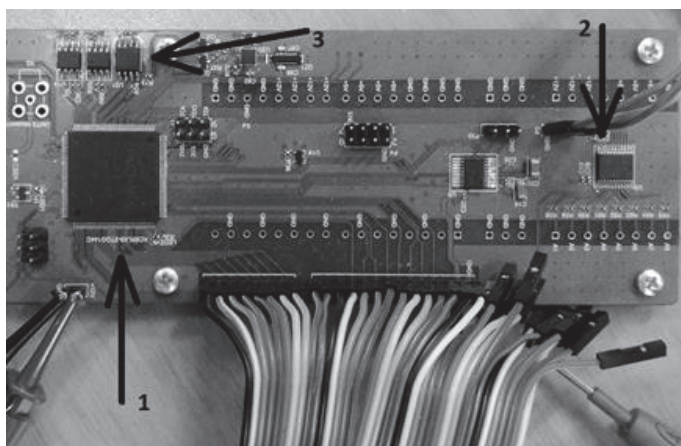
Աղյուսակ

Սարքավորում	Հզորության ծախս	Արագագործություն (%-ով պակաս առաջարկվող համակարգից)	Մոտավոր գին, \$
ARM պրոց.-ով Data Logger	մինչև 25 մՎտ	20	140
БИИГ-3	մոտ. 1,9 Վտ	45	300
PASCO-850	մոտ. 1 Վտ	35	480
Առաջարկվող համակարգ	մինչև 40 մՎտ	-	80

Ինչպես երևում է աղյուսակում ներկայացված արդյունքներից՝ առաջարկվող համակարգում 20-ից 45%-ով բարելավվել է համակարգի արագագործությունը, և նվազեցվել է համակարգի գինը գրեթե 2 անգամ:

Առաջարկված եղանակով նախագծված տվյալների պահպանման սարքը թեստավորվել է հնդկական ISRO (Indian Space Research Organisation) լաբորատորիայում [6]: Տվիչներից ստացված տվյալներն արբանյակային հաղորդչի միջոցով հաղորդվել են INSAT C3 արբանյակ:

Նախագծված և իրականացված տվյալների պահպանման համակարգի պատկերը ներկայացված է նկ. 2-ում:



Նկ. 2. Իրականացված համակարգի տեսքը

FPGA-ը, (1) SPI ուղու միջոցով ստանալով անալոգային տվիչների արժեքները MAX11100 միկրոսխեմայից (2), մշակում և թվային տվիչների արժեքների հետ միասին նույն ուղով տվյալները գրանցում է հիշողության սարքում (3):

Եզրակացություն: Առաջարկվել է տվյալների պահպանման համակարգերում անալոգային և թվային տվիչներից ազդանշանների ընդունման և մշակման նոր եղանակ: Համակարգի աշխատանքի ընթացքում պարզվել է, որ FPGA-ի օգտագործումը այս համակարգում բարելավել է տվյալների մշակման և հիշողության սարքերում գրանցման արագագործությունը:

Փորձնական արդյունքները ցույց են տվել, որ տվիչներից ընդունող միկրոսխեմայի ճիշտ ընտրությամբ և FPGA-ի օգտագործման հիման վրա իրականացված համակարգը մեծացնում է համակարգի արագագործությունը մինչև 20-ից 45% և նվազեցնում համակարգի գինը 2-ից 5 անգամ:

Ստացված արդյունքներից կարելի է եզրակացնել, որ նախագծված համակարգի կիրառումն արդյունավետ կարող է լինել տվյալների պահպանման սարքերում:

ԳՐԱԿԱՆՈՒԹՅԱՆ ՑԱՆԿ

1. **David Seal.** ARM Architecture Reference Manual. – Addison-Wesley, January, 2001. - 816 p.
2. **Мельников Е., Морозов В., Краснощекоев И.** Разработка системы контроля состояния гидротехнических сооружений судоходного шлюза // Журнал «СТА». – М., 2012. – С. 80-83.
3. http://www.pasco.com/prodCatalog/UI/UI-5000_850-universal-interface/.
4. **Арзуманян А.Г.** Обработка сигналов аналоговых и цифровых датчиков с помощью ARM процессора и с возможностью прямого доступа к памяти // Известия НАН РА и НПУА. Сер. ТН. – 2015. – Т. 68, N 4. – С. 472-480.
5. **Արզումանյան Հ.Գ., Գոմցյան Հ.Ա., Սևոյան Օ.Ճ.** Արբանյակային հաղորդչով տվյալների պահպանման համակարգերում հզորության ծախսի նվազեցման և արագագործության բարելավման եղանակ // Հայաստանի ճարտարագիտական ակադեմիայի Լրաբեր. – Երևան, 2015. – Հ. 12, N 3. – Էջ 550-554:
6. <http://www.isro.gov.in/>.

А.Г. АРЗУМАНЯН, О.Ж. СЕВОЯН, О.А. ГОМЦЯН

МЕТОД ОБРАБОТКИ СИГНАЛОВ АНАЛОГОВЫХ И ЦИФРОВЫХ ДАТЧИКОВ В СИСТЕМАХ ХРАНЕНИЯ ДАННЫХ

Предложен новый метод обработки сигналов в системах хранения данных, полученных от большого количества аналоговых и цифровых датчиков, разработанных с помощью программируемой логической интегральной схемы (ПЛИС) и микросхемы с большим количеством входов. Предложенный метод позволяет упростить схему разработанной системы, уменьшить ее цену, а также увеличить скорость системы.

Ключевые слова: программируемая логическая интегральная схема, аналоговый датчик, цифровой датчик, скорость, устройство для приема датчиков.

H.G. ARZUMANYAN, O.J. SEVOYAN, H.A. GOMTSYAN

A METHOD FOR PROCESSING SIGNALS OF ANALOG AND DIGITAL TRANSDUCERS IN DATA LOGGER SYSTEMS

A new method for analog and digital sensors' signal processing in a data logger is proposed based on the usage of field-programmable gate array (FPGA) and a microchip with a large number of inputs for receiving signals from analog and digital sensors. The proposed method allows to simplify the circuit of the implemented system, to reduce the system cost, as well as to increase the speed of the system.

Keywords: field-programmable gate array, analog sensor, digital sensor, speed, sensor signal receiving device.

УДК 621.391

М.С. АЗОЯН

ИНЖЕНЕРНЫЙ РАСЧЕТ ПАРАМЕТРИЧЕСКОГО ДЕЛИТЕЛЯ СВЕРХВЫСОКИХ ЧАСТОТ

Известно, что при расчете параметрического делителя сверхвысоких частот (СВЧ) необходимо определить Фурье-компоненты для нелинейных функций заряда $q(u)$ и тока $i(u)$, аппроксимирующих вольт-кулоновую и вольт-амперную характеристики (ВКХ и ВАХ). При этом вычисление интегралов, определяющих эти компоненты даже при воздействии двухчастотного сигнала на нелинейный элемент, связано с некоторыми трудностями. С инженерной точки зрения, расчет СВЧ параметрических систем производится классическим методом, сравнение результатов которого с предложенным методом составляет погрешность около 5%, что практически вполне приемлемо. На основе результатов исследования энергетических характеристик параметрического делителя СВЧ рекомендуются условия для запуска системы.

Ключевые слова: аппроксимация, параметрический делитель, субгармоника, вольт-амперная и вольт-кулоновая характеристики.

Введение. В [1,2] для анализа ряда параметрических устройств на нелинейной емкости [3] был использован метод И.В. Басика [4]. В настоящей работе на основе этого метода для экспериментально снятых характеристик определены компоненты тока коллектора.

Использование вышеуказанного метода существенно упрощает расчет компонентов тока для любой субгармоники, когда на нелинейный элемент воздействует сумма гармонических колебаний. При этом ВКХ и ВАХ нелинейного элемента (коллекторного перехода) могут быть определены как произвольными аппроксимирующими функциями, так и экспериментальными графиками. В пос-