

Գ.Ա. ՇԱՀՆԱԶԱՐՅԱՆ

ԺԱՄԱՆԱԿԱԿԻՑ ՊՐՈՑԵՍՈՐՆԵՐՈՒՄ ԱՆՑՈՒՄԱՅԻՆ ՀՐԱՄԱՆՆԵՐԻ ԿՈՌԵԼՅԱՑԻՈՆ ԿԱՆԽԱՏԵՍՄԱՆ ԲԼՈԿԻ ՄՇԱԿՈՒՄԸ

Դիտարկված է ժամանակակից պրոցեսորներում հրամանների կոնվեյերում անցումային հրամանների կանխատեսումն իրագործող կոռեյլացիոն համակարգը, և մշակվել է այդ կանխատեսման բլոկի կառուցվածքային սխեման: FPGA-ի (Field Programmable Gate Array) կիրառմամբ նախագծման արդյունքում գնահատվել են մշակված կոռեյլացիոն կանխատեսման բլոկի արագագործությունը և ապարատային ծախսերը:

Առանցքային բառեր. հրամանների մակարդակի զուգահեռականություն (կոնվեյերացում), կոռեյլացիոն կանխատեսման համակարգ, անցումային հրամանների նախապատմության ռեգիստր (BHR), շարունների նախապատմության աղյուսակ (PHT):

Ներածություն: ISA (Instruction Set Architecture) ճարտարապետությամբ պրոցեսորներում ծրագրերը մշակվում են հաջորդական իրականացման մոդելի հիմքով, երբ հրամանները կատարվում են մեկը մյուսի հետևից: Հրամանների կոնվեյերային մշակումը թույլ է տալիս կոմպիլատորին կամ պրոցեսորին համընկեցնել մի քանի հրամանների մշակումը կամ նույնիսկ փոխել հերթականությունը, որով հրամանները կատարվում են: Հաշվողական համակարգի (<<) ճարտարապետությունում հանդիպում են բազմաթիվ սարքեր, օրինակ, ԹՏՍ (թվաբանական-տրամաբանական սարք) և հիշողություն, որտեղ կոնվեյերացումն ապահովում է <<-ի արտադրողականության էական աճ, սակայն ավելի զգալի արդյունավետություն դիտվում է հրամանների կատարման տարբեր փուլերի կոնվեյերացման ժամանակ:

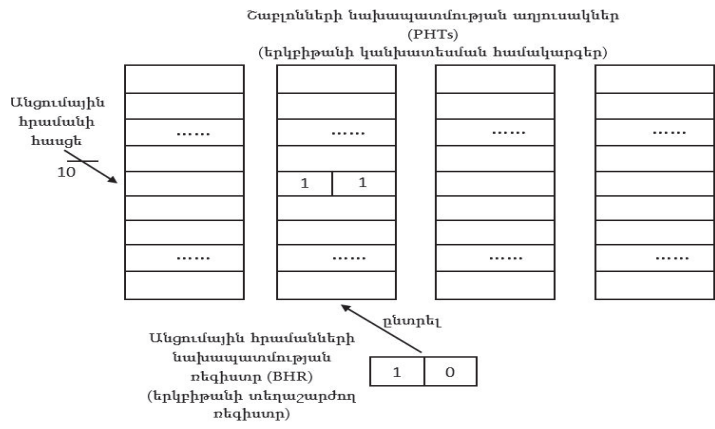
Հետազոտության արդիականությունը: Անցումային հրամանների մշակման մեթոդները էական նշանակություն ունեն ներկայի և ապագայի միկրոպրոցեսորների համար: Սուպերսկալյար պրոցեսորի կոնվեյերում միաժամանակ մշակվում են մի քանի հրամաններ, որոնցից մոտավորապես յուրաքանչյուր հինգերորդն անցումային հրաման է, որը պոտենցիալ կերպով ընդհատում է կոնվեյերում հրամանների հոսքը: Այսինքն՝ անցումային հրամանների մշակման ժամանակ առաջացող մեծաքանակ ընդհարումների լուծումը կարևորագույն խնդիր է, քանի որ հենց դրանք են հանգեցնում կոնվեյերի աշխատանքի ամենալուրջ խափանումներին: Այդ խափանումների վերացման կամ մասնակի կրճատման համար առաջարկվել են բազմաթիվ մեթոդներ, որոնցից ավելի արդիական է համարվում անցումային հրամանների կանխատեսման գաղափարը:

Անցումային հրամանի կանխատեսման սխեմաները դասակարգելիս սովորաբար առանձնացնում են երկու մոտեցում՝ ստատիկ և դինամիկ, կախված նրանից, թե երբ և ինչ ինֆորմացիայի հիման վրա է կատարվում կանխատեսումը: Դիտարկված է դինամիկ կանխատեսման համակարգ, քանի որ այն ապահովում է ավելի բարձր ճշտություն:

Կիրառական ծրագրերն ունենում են բարդ ղեկավարող հոսքեր, որոնց պատճառով անցումային հրամանի կատարման արդյունքի վրա ազդում են նաև նրանից առաջ մշակված անցումային հրամանների արդյունքները: Կոռեկցիոն կանխատեսման համակարգերը, տվյալ անցումային հրամանի կատարման վերջին վիճակը օգտագործելու հետ մեկտեղ, հաշվի են առնում նաև նախորդող անցումային հրամանների միջև փոխկապվածությունները (կոռեկցիաները):

Կոռեկցիոն կանխատեսման համակարգը, որը կարճ նշվում է որպես (m , n) համակարգ, օգտագործում է վերջին m անցումային հրամանների վարքը՝ 2^m կանխատեսման համակարգերից ընտրություն կատարելու համար, որոնցից յուրաքանչյուրը հանդիսանում է n -բիթանի կանխատեսման համակարգ մեկ անցումային հրամանի համար: Վերջին m անցումային հրամանների գլոբալ նախապատմությունը գրանցվում է m -բիթանի տեղաշարժող ռեգիստրում՝ անցումային հրամանների նախապատմության ռեգիստրում (BHR – Branch History Register), որտեղ յուրաքանչյուր բիթ ցույց է տալիս, արդյոք անցումային հրամանի համար անցում եղել է, թե՛ ոչ: Ամեն անգամ անցումային հրամանի կատարվելուց հետո ռեգիստրի պարունակությունը տեղաշարժվում է մեկ կարգով դեպի ձախ, իսկ աջից ավելանում է անցումային հրամանի իրական արդյունքը: BHR-ի պարունակությունն օգտագործվում է, այսպես կոչված, շաբլոնների նախապատմության աղյուսակի (PHT – Pattern History Table) գրառմանը դիմելու համար: Այն ներկայացնում է անցումային հրամանների նախապատմության աղյուսակ, որի յուրաքանչյուր էլեմենտ բաղկացած է m բիթից և նշված է k -կարգանի երկուական կոմբինացիայով՝ շաբլոնով: Սովորաբար PHT-ում օգտագործվում են երկբիթանի կանխատեսման համակարգեր [1, 2]:

Ինչպես երևում է նկ. 1-ում, BHR-ի բիթերն ընտրում են կոնկրետ PHT, որը բաղկացած է մեկ սյունից և k հատ տողերից: PHT-ի տողերին դիմումը սովորաբար կատարվում է՝ օգտագործելով անցումային հրամանի հասցեի կրտսեր 10 բիթերը: Այս 4 PHT-ները կարող են դիտարկվել նաև որպես մեկ PHT, որը բաղկացած է 4 սյունից և k հատ տողերից: Այս դեպքում անհրաժեշտ է արդեն 12 բիթ՝ PHT-ին դիմելու համար: Հետևաբար, BHR-ի 2 բիթերը կցվում են անցումային հրամանի հասցեի կրտսեր 10 բիթերին:



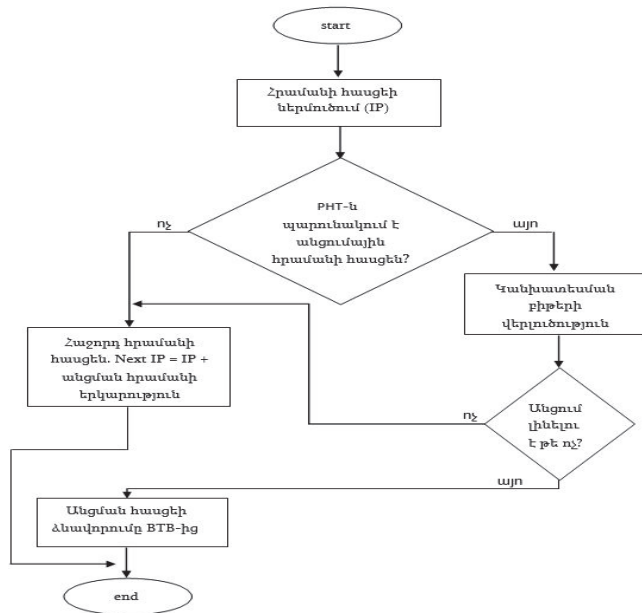
Նկ. 1. (2, 2) կոռեկցիոն կանխատեսման համակարգի իրականացումը

Այսպիսի կանխատեսման համակարգերում սխալ կանխատեսումների քանակը նվազեցնելու և կոնվեյերի արտադրողականությունը բարձրացնելու համար անհրաժեշտ է, որ անցումային հրամանի մշակման ժամանակ հաջորդ հրամանի հասցեն հասանելի լինի այն նույն պահին, երբ կատարվում է կանխատեսումը: Մասնավորապես, արդեն հրամանի ընտրման փուլում (IF – Instruction Fetch) պետք է հայտնի լինի՝ արդյո՞ք դեռ չվերծանված հրամանը հանդիսանում է պայմանական հրաման, որպեսզի հաջորդ ցիկլում հրամանի ընտրումը կատարվի անցման հրամանի հասցեով: Անցման հրամանի հասցեների բուֆերը (BTB – Branch-Target Buffer) ներկայացնում է քեշ, որտեղ պահվում են պայմանական հրամանների հասցեները, համապատասխան անցման հրամանների հասցեները և կանխատեսման համար անհրաժեշտ ինֆորմացիան (նկ.2): Անցման հասցեն BTB-ում պահվում է անպայման անցումային հրամանի առաջին անգամ կատարվելուց և պայմանական հրամանի առաջին անգամ կանխատեսվելուց հետո, երբ կանխատեսվում է, որ անցում տեղի ունի: BTB-ին դիմումը կատարվում է IF փուլում: Հաջորդ հրամանի ընտրման համար հրամանի հաշվիչը համեմատվում է BTB-ի պարունակության հետ: Եթե տեղի է ունենում համընկնում, անմիջապես ընտրվում է անցման հրամանի հասցեն [3, 4]:

Պայմանական հրամանի հասցե	Անցման հրամանի հասցե	Կանխատեսման բիթեր
.....

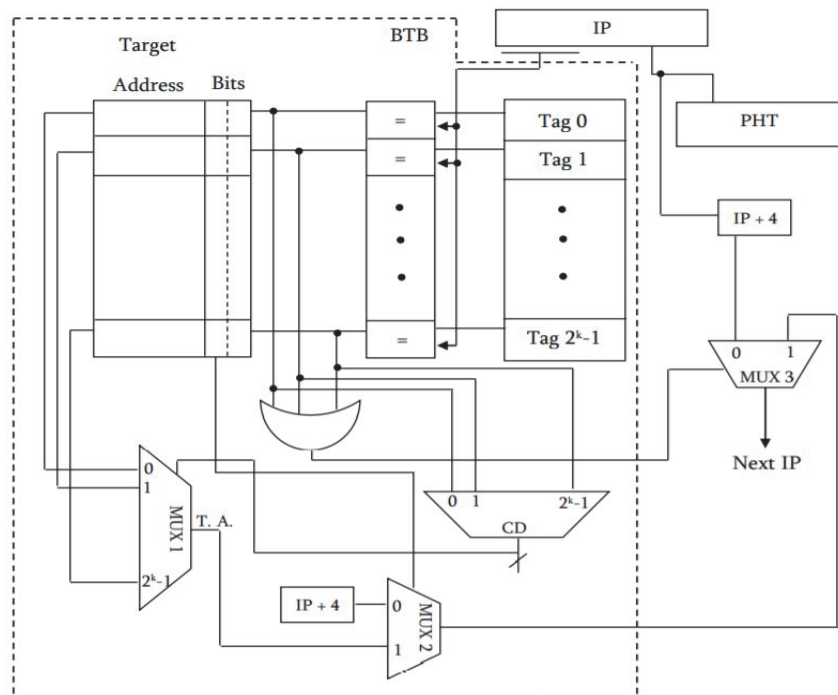
Նկ. 2. BTB-ի կառուցվածքը

Նկ. 3-ում ներկայացված է կոռեյացիոն կանխատեսման ալգորիթմի բլոկ-սխեման: Ըստ այդ բլոկ-սխեմայի, երբ կոնվեյերի ընտրման փուլում (IF) հիշողությունից ընտրվում է պայմանական հրամանը, նրա հասցեի k կրտսեր բիթերով կատարվում է դիմում PHT-ին: Քանի որ հրամաններն ընտրվում են օպերատիվ կամ քեշ հիշողության հասցեով, իսկ հասցեի առաջին k բիթերը ցույց են տալիս հիշողությունում էջի համարը (Tag), ապա PHT-ում անցումային հրամանի որոնումը կատարվում է էջի (տեգի) համարով: Այնուհետև կատարվում է հրամանի էջի համարի համեմատումը PHT-ում առկա մինչ այդ կատարված բոլոր հրամանների էջերի հետ (PHT-ում գրանցվում են տվյալներ գոնե մեկ անգամ կատարված անցումային հրամանների մասին): Եթե PHT-ում բացակայում է ընթացիկ անցումային հրամանի հասցեն, ապա լռելյայն կոնվեյերի մշակման համար ընտրվում է անմիջապես հաջորդ հրամանի հասցեն, քանի որ ենթադրվում է, որ անցում չի լինելու: Այս դեպքում հաջորդ հրամանի հասցեն որոշվում է՝ ընթացիկ հրամանի հասցեին անցման հրամանի երկարությունը գումարելով ($\text{Next IP} = \text{IP} + 4$, պայմանականորեն որոշվել է, որ անցման հրամանի հասցեի երկարությունը 4 բայթ է): Եթե PHT-ում առկա է պայմանական հրամանի հասցեն, ապա կատարվում է BTB-ից այդ հասցեով կանխատեսման բիթերի վերլուծություն: Եթե կանխատեսվում է, որ անցում լինելու է, ապա BTB-ից որոշվում է անցման հրամանի հասցեն (Target Address), հակառակ դեպքում ընտրվում է անմիջապես հաջորդ հրամանի հասցեն՝ $\text{Next IP} = \text{IP} + 4$ գումարման միջոցով:



Նկ. 3. Կոռեյացիոն կանխատեսման ալգորիթմի բլոկ-սխեման

Նկ. 3-ում բերված ալգորիթմի բլոկ-սխեմայի հիման վրա մշակվել է կանխատեսման բլոկի կառուցվածքային սխեման (նկ. 4) [3, 4]: Անցումային հրամանի հասցեն (IP) համեմատվում է PHT-ի պարունակության հետ: Եթե կա այդպիսի հասցե PHT-ում, ապա պայմանական հրամանի հասցեի k կրտսեր բիթերով կատարվում է համեմատում BTB-ում գտնվող արդեն կատարված անցումային հրամանների հասցեների հետ 2^k հատ կոմպարատորների միջոցով: Կոմպարատորների կարգայնությունը k է: OR տարրի միջոցով որոշվում է՝ համընկնում եղել է, թե՛ ոչ: Եթե համընկնում չի եղել, ապա MUX3-ի միջոցով որպես հաջորդ հրամանի հասցե ընտրվում է $IP+4$ -ը: Եթե համընկնում եղել է, ապա MUX1-ի մուտքին են գալիս CD-ի միջոցով ձևավորված համընկած հասցեի տողի համարը և BTB-ից հաջորդ հրամանի հասցեն (Target Address): MUX1-ի միջոցով ընտրված հասցեն տեղափոխվում է MUX2-ի մուտքին, իսկ մյուս մուտքին գալիս է հաջորդ հրամանի հասցեն, որը ձևավորվում է 4 բայթ գումարման միջոցով: Եթե BTB-ից ընտրված հասցեի կանխատեսման առաջին բիթով որոշվում է, որ անցում լինելու է, ապա MUX3-ի մուտքին կտրվի MUX2-ի՝ BTB-ից ընտրված հասցեն, և դա էլ կլինի հաջորդ հրամանի հասցեն (Next IP): Իսկ եթե որոշվում է, որ անցում չի լինելու, ապա MUX3-ի մուտքին կգա $IP+4$ -ը և կընտրվի որպես հաջորդ հրամանի հասցե:



Նկ. 4. Կոռեկցիոն կանխատեսման բլոկի կառուցվածքային սխեման

Եզրակացություն: Հետազոտվել և մշակվել են անցումային հրամանների մակարդակի զուգահեռականությունը և անցումային հրամանների կոռելյացիոն եղանակով կանխատեսման, ինչպես նաև BHR-ի բիթերի թարմացման բլոկը, որը նկարագրվել է Verilog լեզվով: Սարքի սիմուլյացիան և սինթեզումը իրականացվել են ISE Design ավտոմատ նախագծման համակարգի միջոցով՝ Spartan-6 ընտանիքի 100UՀց հաճախականությամբ FPGA-ի վրա (always #5 clk=~clk): Համաձայն սիմուլյացիայի արդյունքների, մշակված սարքի արագագործությունը կազմել է 40նվ: Նաև վերլուծվել են կանխատեսման սարքի ապարատային ծախսերը FPGA-ի ռեսուրսների օգտագործման տեսանկյունից, համաձայն որի օգտագործվել են FPGA-ի ընդհանուր ռեսուրսների ընդամենը 1.2%-ը, մասնավորապես.

- 19 հատ տրիգեր (ընդհանուր տրիգերների քանակի 0%),
- 30 հատ քառամուտք LUT (1%),
- 13 հատ սեկցիա (36%),
- 27 հատ մուտք/ելքի սարքեր (26%):

ԳՐԱԿԱՆՈՒԹՅԱՆ ՑԱՆԿ

1. **Хамахер К., Вранешич З., Заки С.** Организация ЭВМ.- 5-е изд.- СПб.: Питер, 2003. — 848 с.
2. **Орлов С., Цилькер Б.** Организация ЭВМ и систем.- 2-е изд.- СПб.: Питер, 2013. — 704 с.:
3. http://web.engr.oregonstate.edu/~benl/Projects/branch_pred/
4. <https://www.inf.pucrs.br/~calazans/graduate/SDAC/saltos.pdf>

Г.А. ШАХНАЗАРЯН

РАЗРАБОТКА БЛОКА КОРРЕЛЯЦИОННОГО ПРЕДСКАЗАНИЯ КОМАНД ПЕРЕХОДОВ В СОВРЕМЕННЫХ ПРОЦЕССОРАХ

Рассмотрена система, реализующая корреляционное предсказание команд переходов при конвейерной обработке в современных процессорах, и разработана структурная схема блока предсказания. Даны оценки разработанного блока корреляционного предсказания с точки зрения быстродействия и аппаратных затрат при проектировании на основе FPGA.

Ключевые слова: параллелизм на уровне команд (конвейеризация), система корреляционного предсказания, регистр предыстории команд переходов (BHR), таблица шаблонов предыстории (PHT).

G.A. SHAHNAZARYAN

**DEVELOPING THE BLOCK OF CORRELATION PREDICTION OF
BRANCH INSTRUCTIONS IN MODERN PROCESSORS**

A system, implementing the correlation prediction of branch instructions at pipelined processing in modern processors is considered, and the block diagram of the prediction block is developed. Estimates of the developed block of correlation prediction from the point of view of speed and hardware costs when designing based on FPGA are given.

Keywords: instruction-level parallelism (pipelining), correlation prediction system, branch history register (BHR), pattern history table (PHT).

ՀՏԴ 004.383.2

Լ.Յ. ԹՈՐՈՍՅԱՆ, Ծ.Ս. ՀՈՎՀԱՆՆԻՍՅԱՆ, Հ.Հ. ՇԻՏԻԿՅԱՆ

**ԽՈՒՄԻ ԿԼԻԵՆՏ-ՍԵՐՎԵՐ ՀԱՄԱԿԱՐԳԵՐԻ ԱՄՊԱՅԻՆ
ՀԱՐԹԱԿՆԵՐՈՒՄ ՏԵՂԱԿԱՅՄԱՆ ԵՎ ԿԱՌԱՎԱՐՄԱՆ
ՀԱՄԱԿԱՐԳԵՐԻ ՀԵՏԱԶՈՏՈՒԹՅՈՒՆ ԵՎ ՀԱՄԵՄԱՏԱԿԱՆ
ՎԵՐԼՈՒԾՈՒԹՅՈՒՆ**

Հետազոտվել են ամպային հարթակներում ԽՈՒՄԻ և կլիենտ-սերվեր ճարտարապետությամբ համակարգերի տեղադրման եղանակները: Կատարվել է դրանց համեմատում: Դիտարկվել են կոնտեյներների միջոցով աշխատող համակարգերի օրկեստրացիայի գործիքամիջոցները, և կատարվել է դրանց համեմատական վերլուծություն:

Առանցքային բառեր. ԽՈՒՄ, ամպային տեխնոլոգիաներ, կոնտեյներներ, կառավարում (օրկեստրացիա), Docker, Docker Swarm, Kubernetes:

Ներածություն: Կորպորատիվ հաճախորդներին սպասարկող և ծրագրային ապահովման՝ որպես ծառայության (Software-as-a-service, SaaS) լուծումները պահանջում են հաշվողական մեծ ռեսուրսներ: Նման լուծումներ առաջարկող կազմակերպությունները ժամանակ առ ժամանակ կարիք են ունենում ավելացնելու կամ նվազեցնելու իրենց համակարգերի աշխատանքն ապահովող ռեսուրսների քանակը [1,2]: Ավանդաբար նշված համակարգերը տեղակայվել են վիրտուալ մեքենաներով աշխատող սերվերային համակարգերում: Ամպային համակարգերի ի հայտ գալուց հետո համակարգերն աստիճանաբար տեղակայվում են դրանցում, ինչը թույլ է տալիս կատարել ֆինանսական զգալի տնտեսումներ, ինչպես նաև շատ արագ արձագանքել ծրագրային համակարգի պահանջարկի փոփոխությանը՝ ավելացնելով կամ նվազեցնելով կիրառվող ապարատային և ծրագրային ռեսուրսները: