

**ԷԼԵԿՏՐՈՆԻԿԱ, ՄԻԿՐՈԷԼԵԿՏՐՈՆԻԿԱ ԵՎ  
ՆԱՆՈԷԼԵԿՏՐՈՆԻԿԱ**

ՀՏԴ 621.382

**Ա.Օ. ՊԵՏՐՈՍՅԱՆ**

**ՍՏԱՏԻԿ ՕՊԵՐԱՏԻՎ ՀԻՇՈՂ ՍԱՐՔԵՐԻ ԱՐԱԳԱԳՈՐԾ ԵՎ ՑԱԾԻ  
ԷՆԵՐԳԱՍՊԱՌՄԱՄԲ ՈՒԺԵՂԱՐԱՐԻ ՄՇԱԿՈՒՄԸ ԵՎ ՄՈՂԵԼԱՎՈՐՈՒՄԸ**

Հետազոտվել են ուժեղարարների կառուցման սկզբունքները: Առաջարկվել է լավարկված ուժեղարարի սխեմատեխնիկական լուծում FinFET կառուցվածքների հիման վրա: Կատարվել են գոյություն ունեցող ամենատարածված և առաջարկված ուժեղարարների տոպոլոգիական նախագծում, մոդելավորում և ստացված արդյունքների համեմատական վերլուծություն, որը հաստատել է առաջարկված ուժեղարարի ցածր էներգասպառումը և բարձր արագագործությունը:

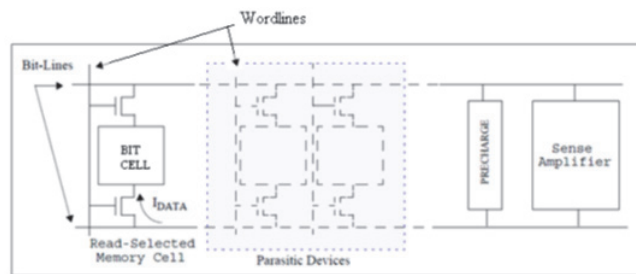
**Առանցքային բաներ.** հիշող սարք, էներգասպառում, տոպոլոգիա, մոդելավորում:

**Ներածություն:** Ստատիկ օպերատիվ հիշող սարքերի (ՍՕՀՍ) հիմնական հանգույցներից է զգայուն ուժեղարարը (ՋՈՒԺ): Տեխնիկական գրականությունում բերված տվյալների վերլուծությունը ցույց է տալիս, որ ՋՈՒԺ-ի վրա է ծախսվում հիշող բջջի (ՀԲ) գրանցման և ընթերցման ժամանակից մոտավորապես 20 – 100 պվ և ցրման հզորությունից 2,5 – 10 մկՎտ՝ կախված ՋՈՒԺ-ի կառուցման սկզբունքից [1,2]: Հետևաբար, ՍՕՀՍ-երի նախագծման ժամանակ արդիական խնդիր է ցածր էներգասպառմամբ արագագործ ՋՈՒԺ-ի մշակումը, որը պահանջում է սխեմատեխնիկական և կոնստրուկտորա-տեխնոլոգիական բնույթի համալիր լուծումներ:

**Խնդրի դրվածքը և մեթոդիկայի հիմնավորումը:** Աշխատանքի նպատակն է FinFET կառուցվածքների հիման մշակել արագագործ և ցածր էներգասպառմամբ ՋՈՒԺ, կատարել տոպոլոգիական նախագծում և մոդելավորում:

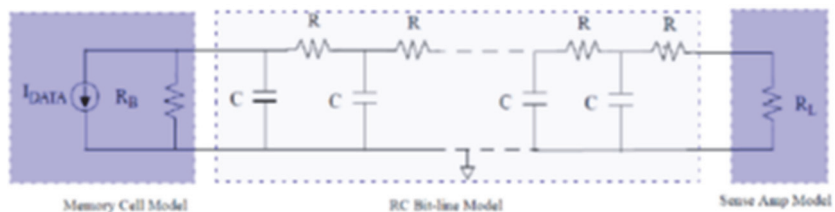
**Հետազոտման արդյունքները:** ՋՈՒԺ-երը կիրառվում են ՍՕՀՍ-ի ընթերցման շղթաներում: ՋՈՒԺ-երի հիմնական ֆունկցիան հանդիսանում է ՀԲ-ում պահպանված տվյալների ընթերցումը: ՋՈՒԺ-երը ծառայում են բիթային գծերի լարումների փոքր տարբերությունը մինչև լրիվ տրամաբանական թռիչքի լարում ուժեղացնելու համար: Խնդիրը բարդանում է տեխնոլոգիական նորմերի մասշտաբավորմանը զուգընթաց, պայմանավորված տրանզիստորների և հաղորդման գծերի պարամետրերի շեղումների հարաբերական մեծացմամբ: Այդ պատճառով ՋՈՒԺ-երի նախագծման ժամանակ պետք է հաշվի առնվեն դրանց նվազագույն էներգասպառումը և ընթերցման ժամանակը, մաքսիմալ լարման բացվածքը և

փոքր մակերեսը [1]: Նկ.1-ում բերված է ՁՈՒժ-ի տիպային միացման սխեման [2]: Մեկ ՁՈՒժ-ին միացված սյուների քանակը հիմնականում փոփոխվում է երկուսից մինչև ութ: Մեկ սյան ընտրության համար կիրառվում է մուլտիպլեքսոր: Մուլտիպլեքսավորման գործակիցը որոշում է ՍՕՀՍ-ի կուտակիչի տողերի և սյուների հարաբերությունը, որի ընտրությունը կախված է ինֆորմացիոն ունակության մեծությունից: Այդ հարաբերությունը էապես որոշում է տոպոլոգիական լուծումը և որպես հետևանք ազդում է արագագործության և էներգասպառման վրա: ՍՕՀՍ-երի ինֆորմացիոն ունակության մեծացման հետ մեծանում է բիրթային դողերի պարագիտային ունակությունը, որը հանգեցնում է էներգասպառման մեծացման և արագագործության փոքրացման:



Նկ.1. ՁՈՒժ-ի տիպային միացման սխեման՝ Pre Charge

Ընթերցված ՀԲ-ը ստեղծում է ընթացիկ « $I_{DATA}$ », որը փոքրացնում է լիցքավորված բիրթային դողերում (ԲԴ) նախնական լիցքավորված լիցքի ( $dQ$ ) մի մասը: ԲԴ-երը ունեն մեծ պարագիտային  $R_{BL}$  դիմադրություն և  $C_{BL}$  ունակություն, պայմանավորված դողերի մեծ երկարությամբ: Հետևաբար, ԲԴ-ում արդյունաբար լարման ( $dV_{BL}$ ) թռիչքը, պայմանավորված « $dQ$ »-ի հեռացմամբ, կլինի շատ փոքր՝  $dV_{BL} = dQ/C_{BL}$ : ՁՈՒժ-երը այդ փոքր լարման ազդանշանը ձևափոխում են լրիվ տրամաբանական ազդանշանի: Ցածր էներգասպառմամբ մեծ ինֆորմացիոն ունակությամբ ՍՕՀՍ-երի նախագծման ժամանակ ՀԲ-երի քանակի և ԲԴ-ի երկարության մեծացումը հանգեցնում է ԲԴ-ի լրիվ ունակության  $C_{BL}$  և դիմադրության  $R_{BL}$  մեծացման: Նկ.2-ում բերված է զգայնության համարժեք սխեման [1]:



Նկ.2. Ձգայնության համարժեք սխեման

Նկ.2 սխեմայից հապաղման փոխանցումային ֆունկցիայի համար կստանանք.

$$\delta_T = \frac{(R_{BL} * C_{BL})}{2} \left( \frac{R_B + \frac{R_{BL} + R_L}{2}}{R_B + R_{BL} + R_L} \right) + (R_B * C_{BL}) \left( \frac{R_L}{R_B + R_{BL} + R_L} \right):$$

Հիմնականում ՁՈՒԺ-երը աշխատում են երկու ռեժիմներում՝ լարման (Voltage-Mode Sense Amplifier - VSA) և հոսանքի (Current-Mode Sense Amplifier - CSA) [3]:

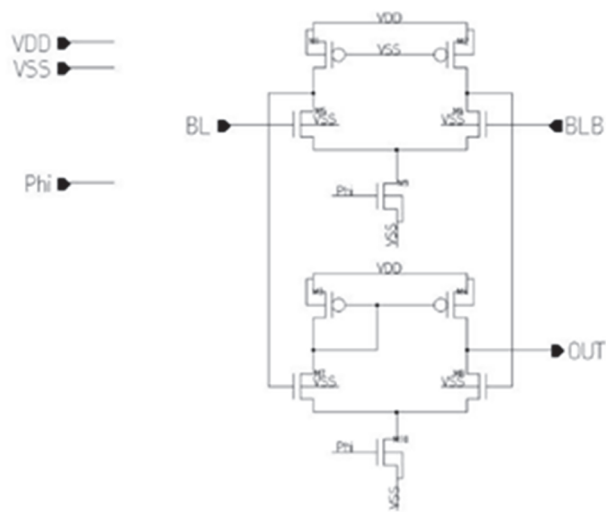
Քանի որ VSA ՁՈՒԺ-երը ունեն անսահմանությանը հավասար մուտքային դիմադրություն, իսկ CSA ՁՈՒԺ-երը ունեն զրոյական մուտքային դիմադրություն, ապա վերը բերված հապաղման հավասարումը կդառնա պարզ [1].

$$\delta_T = \frac{(R_{BL} * C_{BL})}{2} \left( 1 + \frac{2R_B}{R_{BL}} \right) \text{ VSA } \text{ ՁՈՒԺ},$$

$$\delta_T = \frac{(R_{BL} * C_{BL})}{2} \left( \frac{R_B + \frac{R_{BL}}{3}}{R_B + R_{BL}} \right) \text{ CSA } \text{ ՁՈՒԺ}:$$

VSA և CSA ՁՈՒԺ-երը ունեն պարզ կառուցվածք և չունեն էներգասպառում սպասման ռեժիմում: Վերլուծությունը ցույց է տալիս, որ VSA ՁՈՒԺ-երը հաճախ օգտագործվում են 6T, իսկ CSA ՁՈՒԺ-երը՝ 8T ՀԲ-երով ՍՕՀՍ-երում: Մեծ ինֆորմացիոն ունակությամբ ՍՕՀՍ-երում բիթային դողերի ունակությունների մեծացման պատճառով VSA ՁՈՒԺ-երը չեն ապահովում ցածր սնման լարումների դեպքում պահանջվող զգայնություն: Այդ տեսակետից նպատակահարմար է կիրառել CSA ՁՈՒԺ-եր, որոնք ապահովում են նաև փոքր հապաղումներ [4]:

ՍՕՀՍ-երում մեծ տարածում է գտել նկ.3-ում բերված ՁՈՒԺ-ը, որտեղ որպես դիմադրություն հանդես են գալիս 1 և 2 p-ՄՕԿ տրանզիստորները [5], որոնց փականները միավորված և միացված են ցածր պոտենցիալ ունեցող կետին («հողին»)՝ ապահովելով դրանց աշխատանքը խոր հագեցման ռեժիմում: Այսինքն միշտ 1 և 2 p-ՄՕԿ տրանզիստորներով հոսանք է հոսում, որը հանգեցնում է նրանցով հոսող հոսանքի փոփոխման, որի արդյունքում էլ կփոխվի դիմադրության արժեքը:

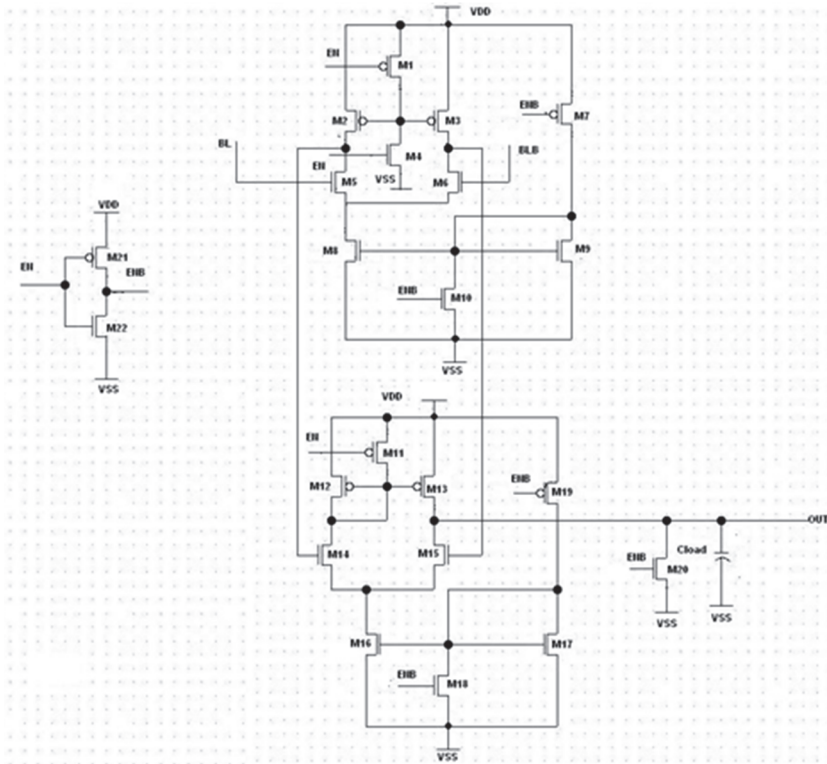


Նկ.3. Գոյություն ունեցող ՁՈՒԺ-ի էլեկտրական սխեման

Նշված խնդրի լուծման համար առաջարկվում է օգտագործել նկ.4-ում ներկայացված ՁՈՒԺ-ը [5]: Այս ՁՈՒԺ-ում, ի տարբերություն նախորդի, 1 և 2 p-ՄՕԿ տրանզիստորները միշտ բաց չեն, 9 և 10 n-ՄՕԿ տրանզիստորների փոխարեն օգտագործվում են հոսանքի հայե լինելը՝ համապատասխանաբար 15,18 և 16,19 n-ՄՕԿ տրանզիստորների հիման վրա, որոնք ապահովում են ավելի բարձր կայունություն ջերմաստիճանային փոփոխությունների նկատմամբ: Այս ՁՈՒԺ-ն ունի լրացուցիչ EN, ENB մուտքեր, որոնցով ոչ աշխատանքային ռեժիմում գտնվող ՁՈՒԺ-ը կարելի է անջատել սնուցումից և փոքրացնել էներգասպառումը:

Աշխատանքում կատարվել է գոյություն ունեցող և լավարկված ՁՈՒԺ-երի ցրման հզորության հետազոտություն պրոցեսից, ջերմաստիճանից և լարումից (ՊՋԼ) կախված արագ, տիպային և դանդաղ պրոցեսների դեպքում՝ HSPICE ծրագրային փաթեթով SAED 14 նմ տեխնոլոգիական նորմերով, և տոպոլոգիայի նախագծում՝ Custom Compiler ծրագրային գործիքի միջոցով:

Էներգասպառման և տոպոլոգիայի մակերեսի փոքրացման մոտեցումները կախված են տեխնոլոգիական գործընթացներից, որոնց ազդեցության նվազարկման համար տոպոլոգիայի նախագծման ժամանակ պահպանվել են հետևյալ կանոնները. հնարավորինս միացնել ընդհանուր ելուստ ունեցող տրանզիստորները, մաքսիմալ փոքրացնել միջդիֆուզիոն հեռավորությունները, տրանզիստորի բարձրության (FinFET տեխնոլոգիայում ֆինների) և քանակի բազմապատիկը պետք է նույնը մնա՝  $wm = const$ , սնուցման և հողանցման ցանցի կազմակերպում, հնարավորինս կարճացնել ներքին կապերի համար օգտագործվող մետաղների երկարությունները:



Նկ.4. Առաջարկված ՉՈՒԺ-ի էլեկտրական սխեման

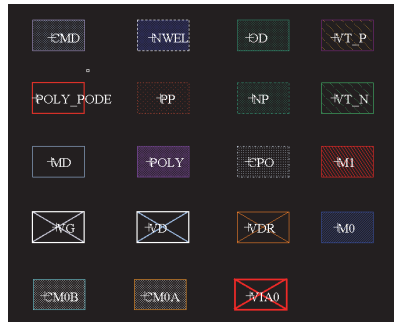
**Ցրման հզորության գնահատում:** Հետազոտվել են ՉՈՒԺ-երի ցրման հզորությունները պրոցեսից, ջերմաստիճանից և լարումից (ՊՋԼ) կախված արագ (ԱՊ), տիպային (ՏՊ) և դանդաղ (ԴՊ) պրոցեսների դեպքում աշխատանքային (EN=1, ENB=0) և ոչ աշխատանքային ռեժիմներում (EN=0, ENB=1) (աղ.1) [5]:

Աղյուսակ 1

ՉՈՒԺ-երի միջինացված հզորության չափման արդյունքները

ՊՋԼ	Նկ.3-ի ՉՈՒԺ	Նկ.4-ի ՉՈՒԺ	
	Հզորությունը 1 տակտում, մՎտ	Հզորությունը 1 տակտում, մՎտ	
		Աշխատանքային ռեժիմ	Ոչ աշխատանքային ռեժիմ
ՏՊ 25°C 0.9 Վ	0,29	1,175	0,011
ԴՊ -40°C 0.81 Վ	0,1606	0,5801	0,0005
ԴՊ 125°C 0.81 Վ	0,1707	0,6561	0,014
ԱՊ -40°C 0.99 Վ	0,4241	1,877	0,0144

Հաշվենք մեկ ՋՈՒԺ-ի միջին ծախսած հզորությունը, ընդունելով, որ յուրաքանչյուր 8 տակտի ընթացքում մեկ անգամ դիմում ենք նույն ՋՈՒԺ-ին: Առաջարկված ՋՈՒԺ-ը 7 տակտ կգտնվի ոչ աշխատանքային և մեկ տակտ աշխատանքային ռեժիմներում, իսկ գոյություն ունեցողը՝ 8 տակտ կգտնվի աշխատանքային ռեժիմում: 8 սյուն ունեցող ՍՕՀՍ-ի դեպքում առաջարկված ՋՈՒԺ-ը կապահովի 1,7-2,2 անգամ փոքր էներգասպառում: ՋՈՒԺ-ի ելքային ազդանշանի ճակատների (աճման և նվազման) տևողությունների հաշվարկները մոդելավորման արդյունքների հիման վրա ցույց են տվել, որ առաջարկված ՋՈՒԺ-ը ապահովում է 1,2-1,6 անգամ ավելի արագ աճող և 1,1-1,25 անգամ արագ նվազող ճակատներ: Տոպոլոգիայի նախագծման ժամանակ օգտագործված նշանակումները բերված են նկ.5-ում:

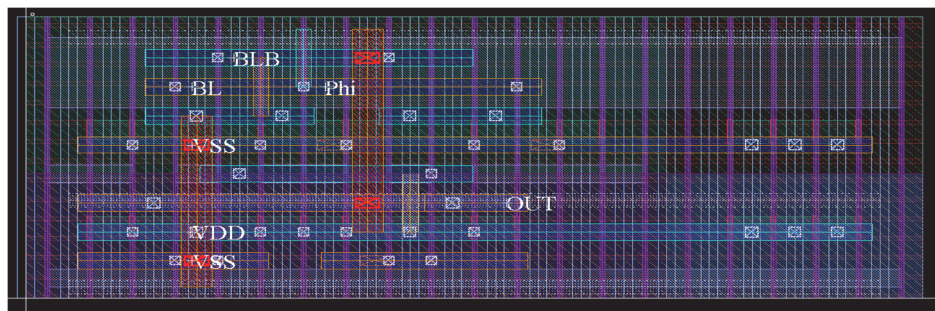


Նկ.5. ՋՈՒԺ-երի տոպոլոգիայի նախագծման ժամանակ օգտագործված նշանակումները

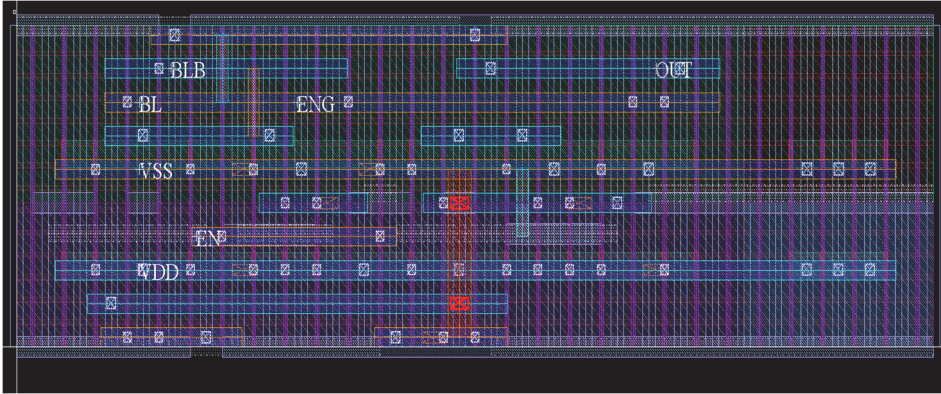
Նախագծման արդյունքում ստացված արդյունքները բերված են աղ.2-ում, իսկ տոպոլոգիաները բերված են նկ.6 և 7-ում:

Աղյուսակ 2

ՋՈՒԺ-ի Տոպոլոգիայի մակերեսը	Նկ.3-ի ՋՈՒԺ, մկմ <sup>2</sup>	Նկ.4-ի ՋՈՒԺ, մկմ <sup>2</sup>
	0,436968	0,594558



Նկ.6. Նկ.3-ում բերված ՋՈՒԺ-ի լրիվ տոպոլոգիան



Նկ.7. Նկ.4-ում բերված ՋՈՒԺ-ի լրիվ տոպոլոգիան

### Եզրակացություն.

1. Կատարվել է ՋՈՒԺ-երի մոդելավորում HSPICE ծրագրային փաթեթով SAED 14 նմ տեխնոլոգիական նորմերով: Բերվել են մոդելավորման արդյունքները:
2. Կատարվել է գոյություն ունեցող և առաջարկված ՋՈՒԺ-երի տոպոլոգիաների նախագծում 14 նմ տեխնոլոգիական նորմերով Custom compiler ծրագրային գործիքի միջոցով:
3. Ցույց է տրվել, որ 8 սյուն ունեցող ՍՕՀՍ-ի դեպքում առաջարկված ՋՈՒԺ-ը ապահովում է 1,7-2,2 անգամ սպառման հզորության փոքրացում՝ 36% մակերեսի կորստի դեպքում:
4. Ցույց է տրվել, որ առաջարկված ՋՈՒԺ-ն ապահովում է 1,2-1,6 անգամ ավելի արագ աճող և 1,1-1,25 անգամ արագ նվազող ճակատներ:

### ԳՐԱԿԱՆՈՒԹՅԱՆ ՑԱՆԿ

1. **Sunil Kumar.** Design of a high speed and low power Sense Amplifier: A dissertation submitted in partial fulfillment of the requirement for the award of degree of Master of Technology in VLSI Design & CAD. 2013. - 70p.
2. **Prof. K. S. Solanki, Pawan Vishwakarma.** Design simulation of latch type voltage sense amplifier in low power and high speed operation for SRAM application // International Journal of Management, IT & Engineering. - December 2018. Vol. 8, issue 12. - P. 171 – 177.
3. **Sunil Kumar.** Design of a high speed and low power Sense Amplifier: A dissertation submitted in partial fulfillment of the requirement for the award of degree of Master of Technology in VLSI Design & CAD. 2013. –70p.
4. **Kejian Shi.** A Comparative Analysis of SRAM Sense Amplifiers: A thesis submitted in partial satisfaction of the requirements for the degree Master of Science in Electrical Engineering. University of California Los Angeles. 2017. – 63p.

5. **Parita Patel, Sameena Zafar and Hemant Soni.** Performance of Various Sense Amplifier Topologies in sub100nm Planar MOSFET Technology // International Journal of Emerging Trends & Technology in Computer Science (IJETTCS). -2014.- Vol. 3. - P. 42-49.
6. **Պետրոսյան Օ.Հ., Ավդալյան Ն.Բ.** Ստատիկ օպերատիվ հիշող սարքերի ուժեղարարի մշակումը և մոդելավորումը // Հայաստանի պետական ճարտարագիտական համալսարանի (Պոլիտեխնիկ) Լրագրեր. Գիտական հոդվածների ժողովածու. - Երևան, 2013. - Մաս 1. - էջ 230-236:

**A.O. ПЕТРОСЯН**

**РАЗРАБОТКА И МОДЕЛИРОВАНИЕ УСИЛИТЕЛЯ С ВЫСОКИМ БЫСТРОДЕЙСТВИЕМ И НИЗКИМ ЭНЕРГОПОТРЕБЛЕНИЕМ СТАТИЧЕСКИХ ОПЕРАТИВНЫХ ЗАПОМИНАЮЩИХ УСТРОЙСТВ**

Исследованы принципы построения усилителей. Предложено схемотехническое решение модифицированного усилителя на основе FinFET структур. Проведены топологическое проектирование, моделирование существующего самого распространенного и предложенного усилителей и сравнительный анализ полученных данных, что подтвердило низкое энергопотребление и высокое быстродействие предложенного усилителя.

**Ключевые слова:** запоминающее устройство, энергопотребление, топология, моделирование.

**A.O. PETROSYAN**

**DEVELOPMENT AND MODELING OF AN AMPLIFIER WITH HIGH SPEED AND LOW ENERGY CONSUMPTION OF STATIC OPERATIONAL MEMORY DEVICES**

The principles of building amplifiers are investigated a schemotechnical solution of a modified amplifier based on FinFET structure is proposed. Topological design, modeling of the existing wide spread and proposed amplifiers, and the comparative analysis of the obtained data, confirming the low energy consumption and high speed of the proposed amplifiers are conducted.

**Keywords:** memory device, energy consumption, topology, modeling.