

**Տ.Ն. ՊԵՏՐՈՍՅԱՆ**

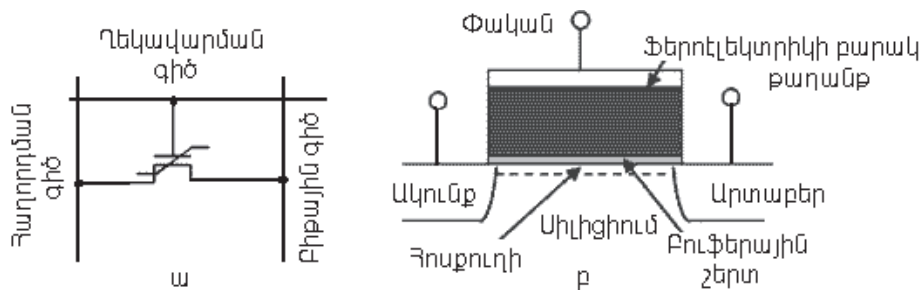
**ՖԵՐՈԷԼԵԿՏՐԱԿԱՆ ՀԻՇՈՂ ՏԱՐՐԵՐԻ ԿԱՌՈՒՑՎԱԾՔՆԵՐԻ ԵՎ ԿՈՒՏԱԿԻՉՆԵՐԻ ԿԱՌՈՒՑՄԱՆ ՍԿԶԲՈՒՆՔՆԵՐԻ ՀԵՏԱԶՈՏՈՒՄԸ**

Դիտարկվել են ֆերոէլեկտրական հիշող տարրերի ճարտարապետությունը, էլեկտրական սխեմաներն ու կառուցվածքը, աշխատանքի ժամանակային դիագրամը, կոնդենսատորի աշխատանքի և ֆերոէլեկտրական հիշող տարրերի հիման վրա կուտակիչների սխեմաների կառուցման սկզբունքները:

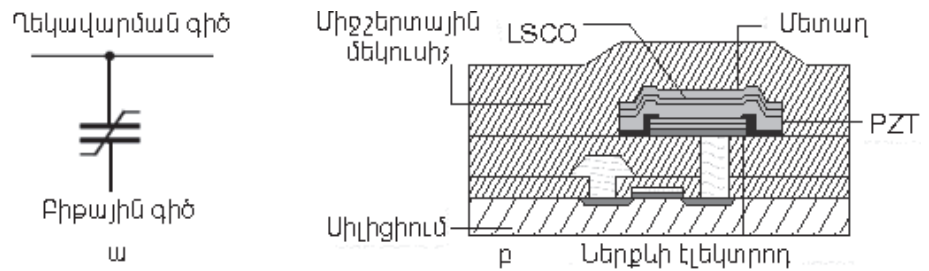
**Առանցքային բառեր.** ֆերոէլեկտրական, բևեռացում, կոնդենսատոր, տրանզիստոր, տվյալների վերականգնում, սեզմենտացում:

Ֆերոէլեկտրական (ՖԷ) հիշողությունը հիշող սարքերի (ՀՍ) տեխնոլոգիայում նոր և հեռանկարային ուղղություն է: ՖԷ ՀՍ-երը բնութագրվում են բարձր արագագործությամբ, ցածր աշխատանքային լարումներով, հետևաբար՝ ցածր սպառման հզորությամբ, գրանցում/ջնջում ցիկլերի շատ ավելի մեծ թվով ( $> 10^{15}$ ), ինչպես նաև համատեղելիությամբ ԿՄՕԿ տեխնոլոգիայի հետ և գերազանց մաշակայունությամբ: ՖԷ ՀՍ-ում ինֆորմացիայի պահպանման համար օգտագործվում է ֆերոէլեկտրական էֆեկտը՝ ֆերոէլեկտրական նյութի բևեռացման վիճակի երկար էներգամեկախ պահպանման հնարավորությունը, որը ձեռք է բերվում էլեկտրական դաշտում գրանցման ժամանակ:

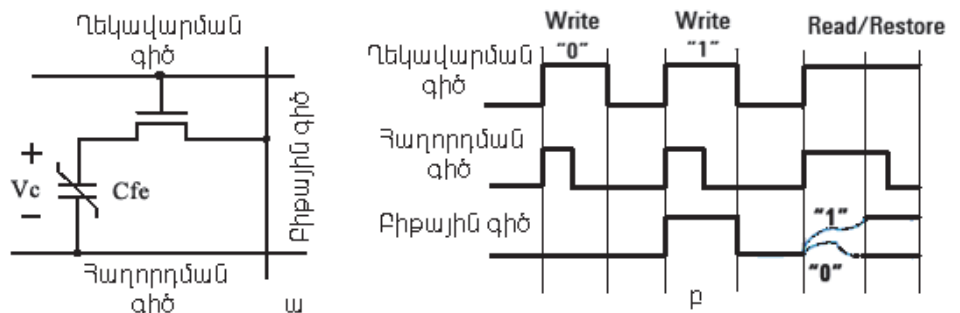
**Ֆերոէլեկտրական հիշող տարրերի (ՀՏ) ճարտարապետությունը:** Ներկայումս գոյություն ունեցող հիշող տարրերի կառուցման հենքային տարրերը հիմնված են չորս ճարտարապետությունների վրա՝ մեկտրանզիստորային 1T(նկ.1), մեկկոնդենսատորային 1C(նկ.2), տրանզիստորա-կոնդենսատորային 1T-1C(նկ.3) և կրկնակի տրանզիստորա-կոնդենսատորային 2T-2C: ՀՏ-ի մյուս տեսակները դրանց զուգադրումներն են:



Նկ. 1. 1T ՀՏ-ի էլեկտրական սխեման (ա) և կառուցվածքը (բ)



Նկ. 2. 1C <S>-ի էլեկտրական սխեման (ա) և կառուցվածքը (բ)

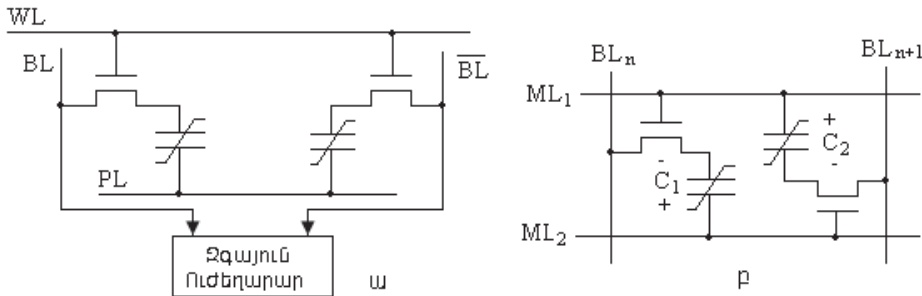


Նկ. 3. 1T-1C հիշող տարրի էլեկտրական սխեման (ա) և աշխատանքի ժամանակային դիագրամը (բ)

1T-1C տարրն ավելի կայուն է և գրանցված ինֆորմացիան ավելի երկար ժամանակ կարող է պահպանել, սակայն ունի ավելի մեծ չափեր: <S>-ի ինֆորմացիան կարելի է որոշել՝ տալով հաղորդման գծին դրական VDD լարում: Եթե ֆերոէլեկտրիկի սկզբնական բևեռացումը բացասական է (դրական է), ապա տարրի ընթերցման ազդանշանի փոքր (մեծ) արժեքը տրվում է տվյալների գծին [1]:

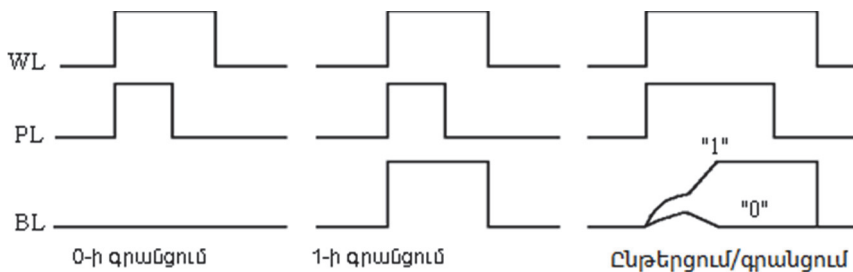
Երկու դեպքերում էլ օգտագործվում են դրական լարումներ, միայն տրվում են տարբեր ուղղություններով: Տվյալների գրանցման համար հիմնական տարրը ֆերոէլեկտրական կոնդենսատորն է (ՖԿ) [2]: Գրանցումը տեղի է ունենում տրանզիստորի բացվելուց հետո, հետևաբար՝ գոյություն ունի մի ժամանակային հաստատուն, որն ընդգրկում է տրանզիստորի փոխանջատման և ՖԿ-ի բևեռացման ժամանակները: Հենց այդ հաստատունը կլինի պատասխանատու <S>-ի աշխատանքի արագության համար: Բնական է, որ ամեն մի ՖԷ-ի համար այդ հաստատունը կլինի տարբեր, հետևաբար՝ հետազոտողների հիմնական խնդիրն է այնպիսի նյութերի և լրացուցիչ լեգիրացնող ավելացումների փնտրումը, որոնց դեպքում այդ ժամանակային հաստատունը կլինի ամենափոքրը: Նշենք, որ 1 և 0 վիճակները համապատասխանում են բացասական և դրական բևեռացման արժեքներին, այլ ոչ թե դինամիկ օպերատիվ <S>-ում կոնդենսատորի զրոյական և միավոր լիցքին:

**2T-2C FRAM:** Այս ՀS-ն (նկ.4,ա) ներկայացնում է 1T-1C տարրի կրկնակին: 2T-2C ՀS-ն կարելի է կառուցել բաղադրիչների տարբեր համակցությամբ, հետևաբար՝ այն կարող է ունենալ մի քանի տարբերակներ: 2T-2C ՀS-ի ՖԿ-ից (նրանցում պահպանվող տվյալները միշտ հակառակ են) տվյալները կարդացվում են բաժանված տվյալների գծերի միջոցով:



Նկ. 4. 2T-2C ՀS-ի էլեկտրական սխեման. ա - տիպային, բ - մոդիֆիկացված

Ընթերցման և գրանցման օպերացիաների ժամանակային դիագրամը բերված է նկ.5-ում: Նշենք, որ այս ՀS-ն պատկանում է չքանդվող ՀS-ների շարքին, քանի որ ընթերցման օպերացիայից հետո զգայուն ուժեղարարը ինքն է բերում ՀS-ն սկզբնական վիճակին, այսինքն տեղի է ունենում տվյալների ավտոմատ վերականգնում [3]:



Նկ. 5. 2C-2T ՀS-ի ընթերցման և գրանցման օպերացիաների ժամանակային դիագրամը

Այդ դեպքում լարումը տվյալների և կոմպլեմենտար շինաների միջև միշտ հավասար է  $(V_0 - V_1)$  կամ  $(V_1 - V_0)$

$$V_0 = V_{DD} * C_0 / (C_0 + C_{BL}),$$

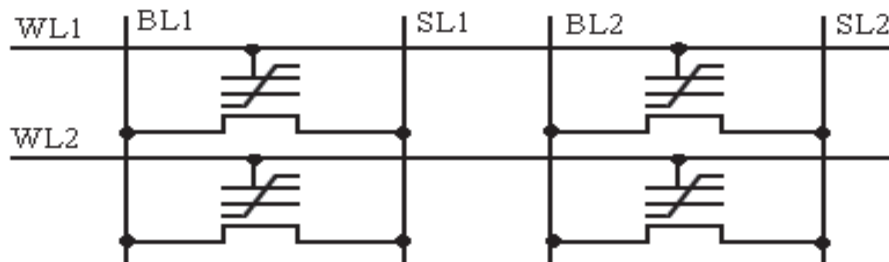
$$V_1 = V_{DD} * C_1 / (C_0 + C_{BL}),$$

որտեղ  $C_0$ -ն և  $C_1$ -ը ՀS-ի կոնդենսատորի ունակություններն են 0 և 1 վիճակներում, իսկ  $C_{BL}$  -ն՝ տվյալների մայրուղու պարազիտային ունակությունը:

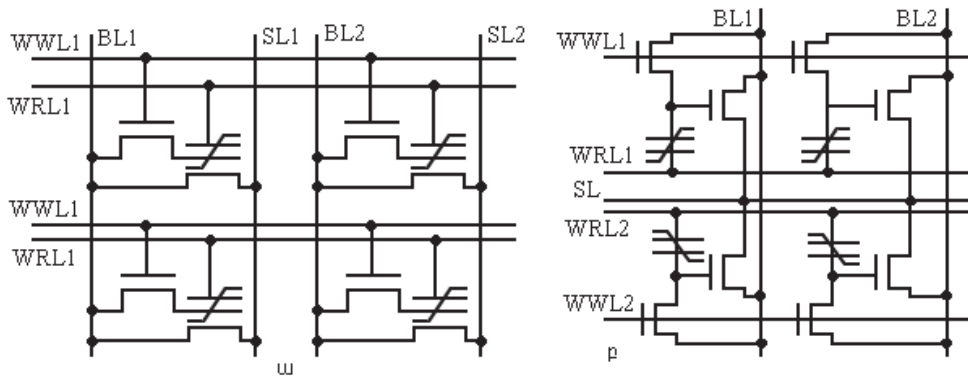
Շինանների միջև լարման մեծությունը կախված է նրանից, թե որտեղ է (C0-ում կամ C1-ում) պահպանվում 1-ը: Այս ՀS-ն ապահովում է տվյալների պահպանման բարձր հուսալիությունը և արտաքին (մագնիսական և էլեկտրամագնիսական դաշտեր, իոնացնող ճառագայթում) ազդեցությունների նկատմամբ բարձր կայունություն:

Նկ.4,բ-ում բերված է 2T-2C ՀS-ի WL/PL ճարտարապետությունը, որտեղ օգտագործված են հաղորդող գծերի հետ միավորված երկու ղեկավարման ML (merged Wordline/plateline) և երկու BL գծեր: Այս սխեման դեռևս լայն կիրառություն չունի:

**Ֆերոէլեկտրական ՀS-ի հիման վրա կուտակիչների սխեմաների կառուցման սկզբունքները:** Նկ.6, 7-ում բերված են կուտակիչների տիպային սխեմաներ՝ 1T և 2T-1C ՀS-ի հիման վրա, իսկ նկ.8, 9-ում՝ կուտակիչների սխեմաները, որոնք ունեն սեգմենտացման հնարավորություն՝ ըստ բիթային, բառային և ղեկավարման շինանների: Կուտակիչը բաժանված է խմբերի, որոնք կարող են աշխատել ըստ ՀS-ի ընթերցման և գրանցման մոդուլային սկզբունքի:

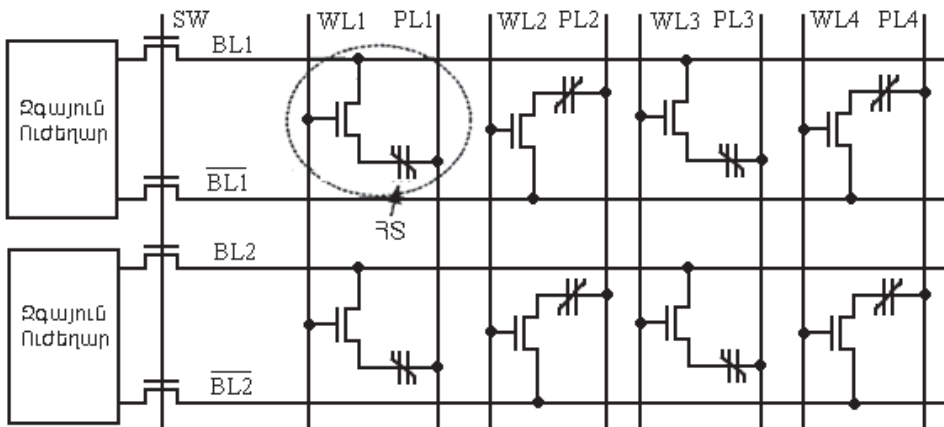


Նկ. 6. Կուտակիչի տիպային սխեման 1T ՀS-ի հիման վրա

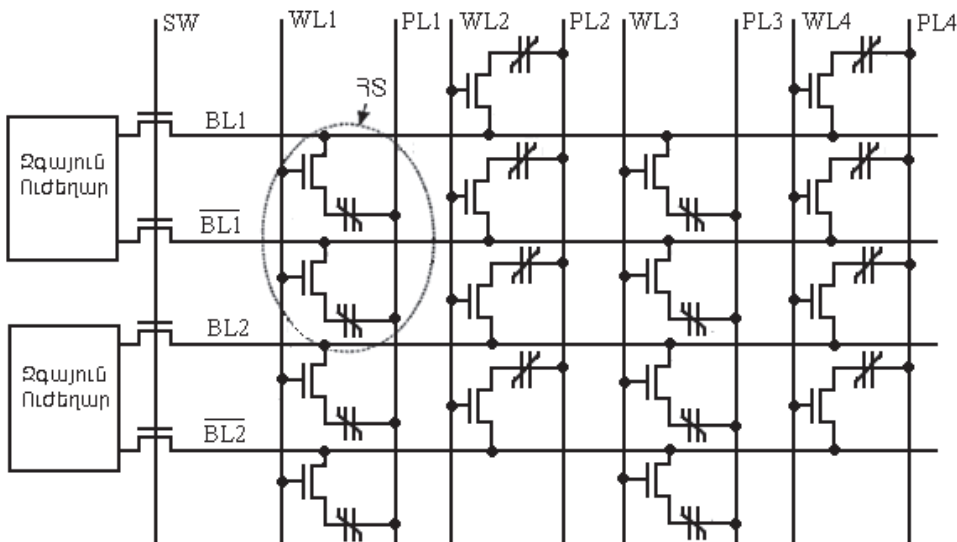


Նկ. 7. Կուտակիչի տիպային սխեման 2T-1C ՀS-ի հիման վրա (ա) և կուտակիչի սխեման՝ 2T-1C ՀS-ի հիման վրա թույլտվության շինայով (բ)

Նկ.8 -ում բերված կուտակիչի սխեման բաժանված է երկու խմբի, որոնցից յուրաքանչյուրն ունի բիթային շինաներին միացված իր ուժեղարարը: 2T12 ՀՏ-ի հիման վրա կառուցված կուտակիչի սխեման (նկ.9) նույնպես բաժանված է երկու խմբի, որոնցից յուրաքանչյուրն ունի բիթային շինաներին միացված իր ուժեղարարը: Երկու սխեմաներում էլ ՀՏ-ին մոտեցումն իրականացվում է ընտրման SW, բառային WL1-WL4 և ղեկավարման PL1-PL4 շինաներին համապատասխան ազդանշաններ տալու միջոցով:



Նկ. 8. 1T1C ՀՏ-ի հիման վրա կուտակիչի սխեման



Նկ. 9. 2T2C ՀՏ-ի հիման վրա կուտակիչի սխեման

### **Եզրակացություն.**

1. Հետազոտվել են ֆերրոէլեկտրական հիմնական հիշող տարրերի էլեկտրական սխեմաները:

2. Առաջարկվել և հետազոտվել են ֆերրոէլեկտրական հիշող տարրերի հիման վրա կուտակիչերի նոր սխեմատեխնիկական լուծումներ:

### **ԳՐԱԿԱՆՈՒԹՅԱՆ ՑԱՆԿ**

1. Device modelling of ferroelectric capacitors /S.L. Miller, R.D. Nasby, J.R. Schwank, et al // J. Appl. Phys.- 1990.- V.68, №12.- P. 6463-6471.
2. **Петросян О.А., Меликян Г.Ш., Траваджян Л.М., Буниатян В.В.** Принципы построения ферроэлектрических запоминающих устройств// Вестник ГИУА. Сер. Моделирование, Оптимизация, Управление.-Ереван, 2009. - Вып.12, т.2. –С.66-76.
3. Temperature Effects in Smart Spice LEVEL=6 Ferroelectric Capacitance Model From Ramtron International Corporation. Simulation Standard.- November, 2002.- V.12, Silvaco International.

### **Т.Н. ПЕТРОСЯН**

#### **ИССЛЕДОВАНИЕ СТРУКТУР ФЕРРОЭЛЕКТРИЧЕСКИХ ЭЛЕМЕНТОВ ПАМЯТИ И ПРИНЦИПОВ ПОСТРОЕНИЯ КОНДЕНСАТОРОВ**

Рассмотрены архитектура, электрические схемы и принципы построения ферроэлектрических элементов памяти. Описаны диаграмма времени работы, принципы работы конденсатора и построения схем конденсаторов на основе ферроэлектрических элементов памяти.

**Ключевые слова:** ферроэлектрический, поляризация, конденсатор, транзистор, восстановление данных, сегментация.

### **T.N. PETROSYAN**

#### **INVESTIGATING THE FERRO-ELECTRIC MEMORY ELEMENT STRUCTURES AND THE PRINCIPLES OF CAPACITOR CONSTRUCTION**

The architecture, electric schemes and construction of ferro-electric memory elements have been considered. The diagram of the operating time, the principles of capacitor performance and the principles of capacitor scheme construction based on ferro-electric memory elements have been described.

**Keywords:** ferro-electric, polarization, capacitor, transistor, data restoration, segmentation.